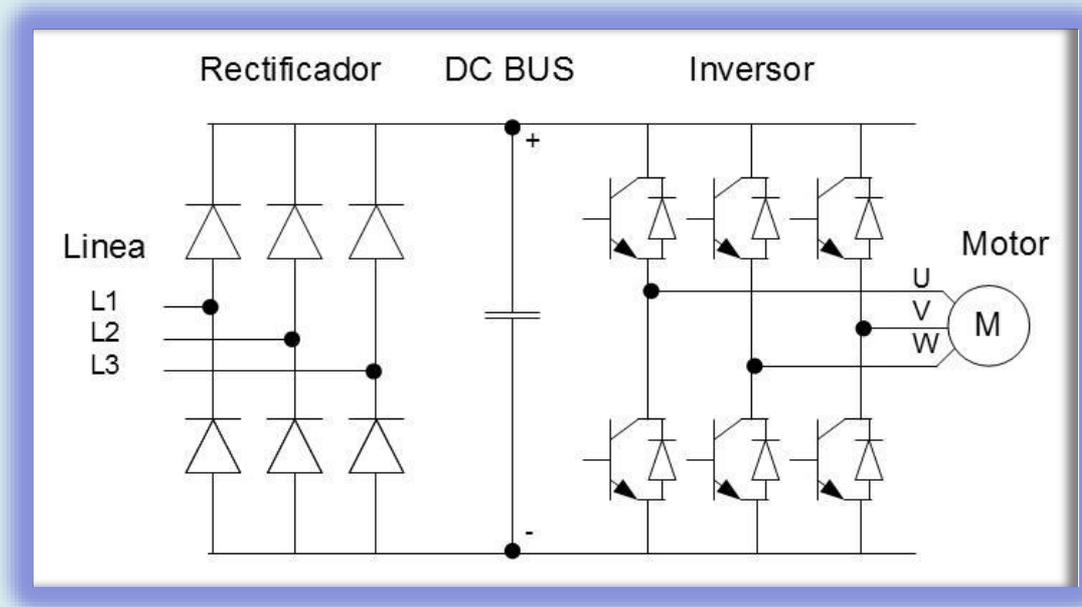


## Unidad 2: Principios de Electrónica de Potencia

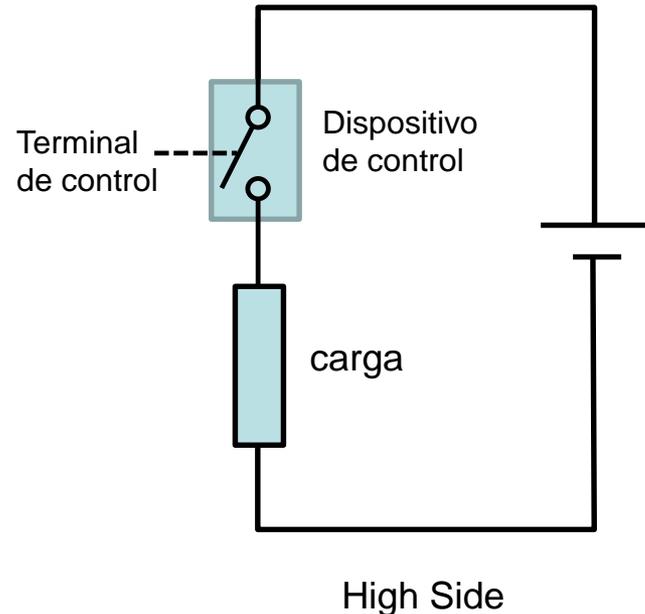
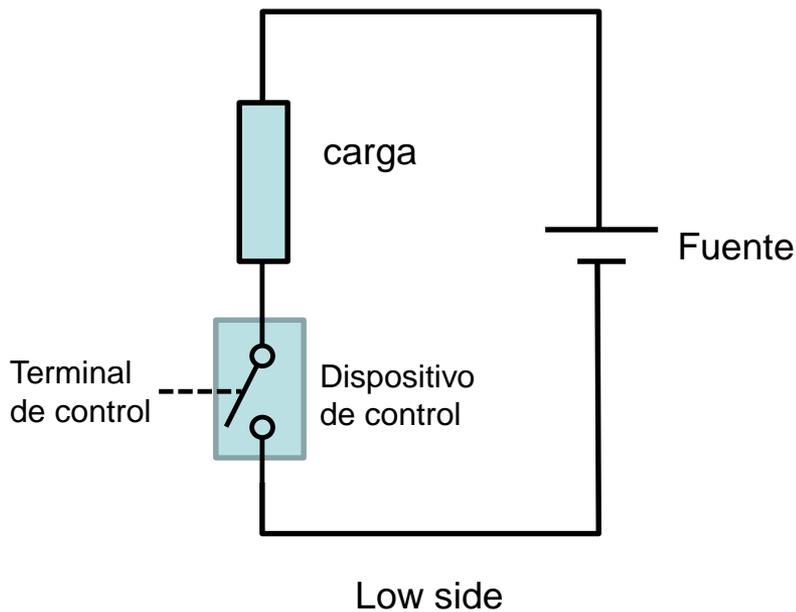


## 2.A Introducción

---

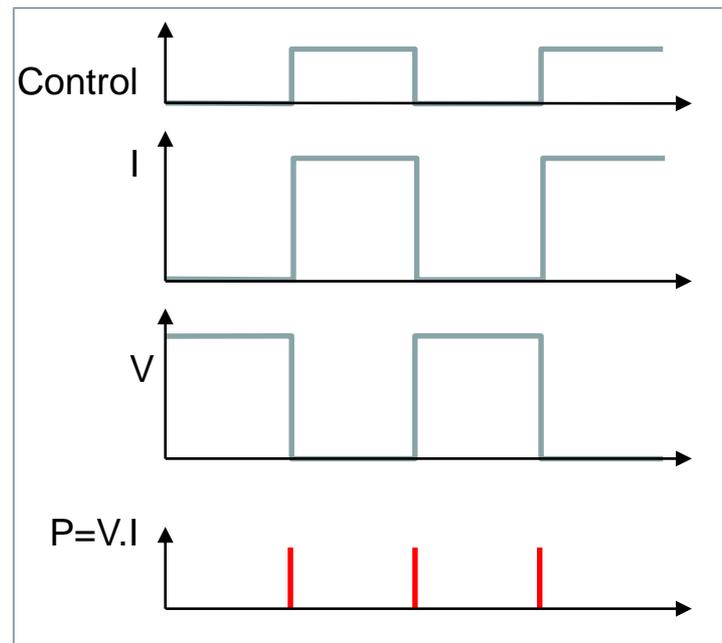
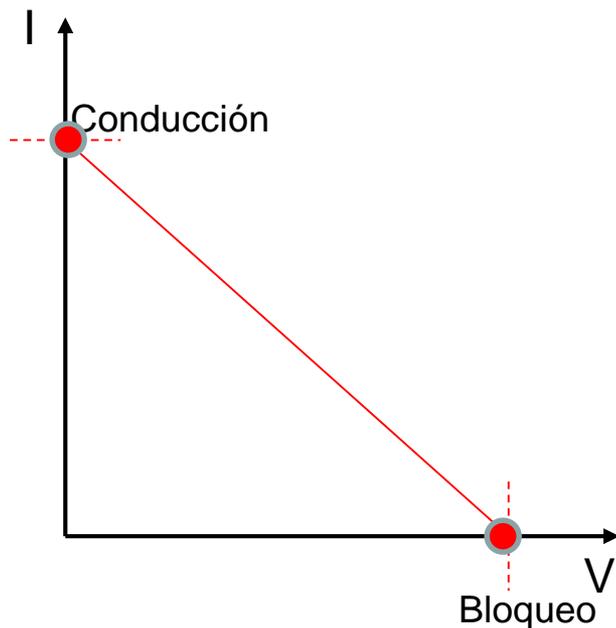
# Regulación de potencia. Régimen de conmutación

- La Regulación Electrónica de Potencia consiste en interponer un circuito electrónico, con uno o más dispositivos controlados (Ej. Transistor/es), entre la Fuente de entrada y la Carga.
- En aplicaciones de alta potencia se utiliza casi exclusivamente el régimen de **Conmutación**, con métodos como PWM, control de fase (subciclo) o control multiciclo.
- Los dispositivos controlados trabajan como **llaves** que pasan del estado abierto (bloqueo) a cerrado (conducción) mediante una **entrada de control** (Ej transistor controlado por  $V_{be}$ ).
- Este cambio de estado **bloqueo**  $\leftrightarrow$  **conducción** se denomina conmutación.
- Según las características dinámicas del sistema a controlar, se requieren frecuencias de conmutación de pocas decenas de Hz a cientos de KHz.



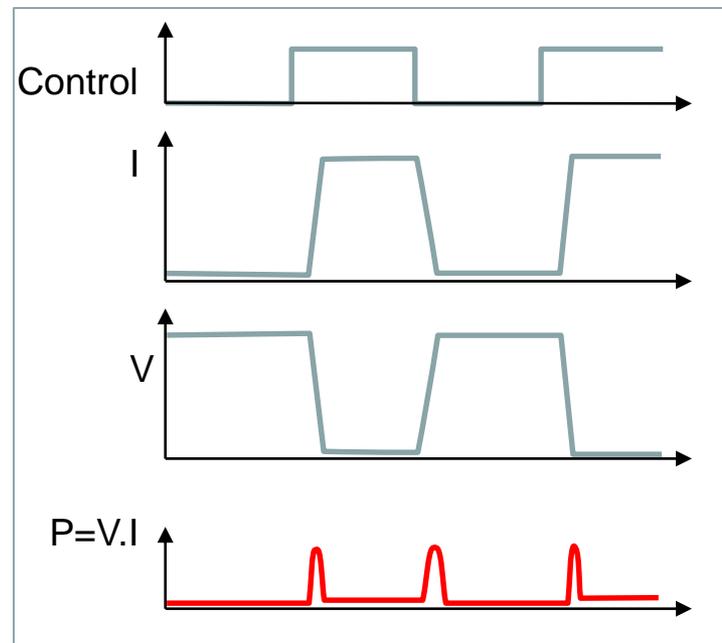
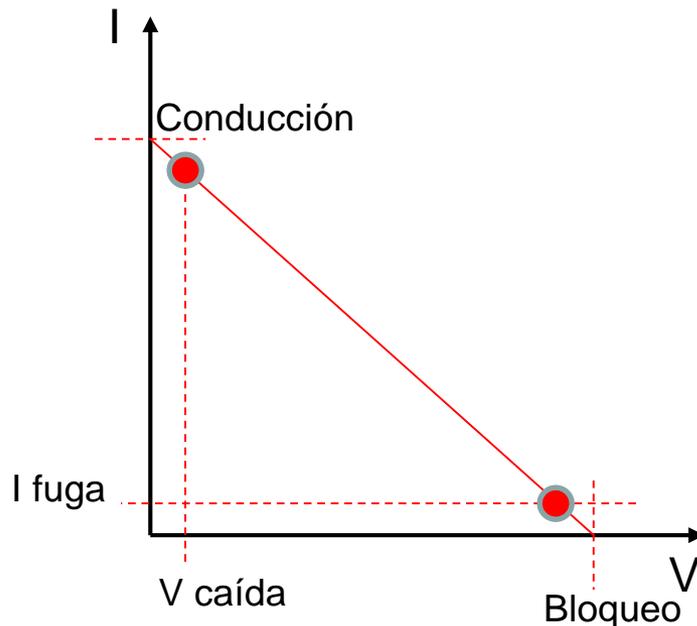
# Características de una llave electrónica ideal

- Caída de voltaje nula en conducción, sin límite de corriente.
- Corriente de fuga nula en bloqueo, sin límite de voltaje.
- Paso instantáneo de un estado al otro.
- Control sencillo, como valores lógicos de tensión (0-5v) con mínima demanda de corriente.



# Llave real (diodo, transistor, tiristor etc)

- Caída de voltaje (y por ello disipación de potencia) durante la conducción, del orden de 1 ó 2 volts en dispositivos bipolares, o por efecto de una resistencia de conducción del orden de miliohms en dispositivos unipolares.
- Corrientes de fuga durante bloqueo, encendido inducido por excesiva  $dV/dt$ .
- Tiempo de conmutación **finito**, de ns a decenas/cientos de  $\mu s$  (particularmente el  $T_{off}$ ), que produce disipación de potencia en el dispositivo.
- Límites operativos de potencia, corriente y tensión (si se pasan el dispositivo se destruye).
- Efectos que dificultan el bloqueo o producen oscilaciones en la conmutación.
- Efectos que producen la destrucción durante el bloqueo o la conducción.
- Necesidad de circuitos de control de diversa complejidad.



# Problemas (temas de estudio) de la Electrónica de Potencia

---

- **Topología del control** (esquema circuital) dada la aplicación.
- **Dispositivos:** Conocimiento de la tecnología de los dispositivos, materiales, construcción, principio de funcionamiento, SOA, características estáticas y dinámicas, eléctricas y térmicas, para definir su ámbito de aplicación. O, dada la aplicación, elegir con criterio el dispositivo adecuado.
- **Circuitos y técnicas** para el encendido, apagado, protección e inmunización.
- **Técnicas de agrupamiento** de dispositivos para aumentar su capacidad de bloqueo (dispositivos en serie) o de conducción (dispositivos en paralelo), y efectos que limitan las prestaciones de los agrupamientos.
- **Encapsulados, Montajes** y técnicas para disipación del calor, robustez frente a ciclos térmicos, aislación eléctrica.
- **Medición de grandes corrientes** en CC y CA.
- **Gestión de sistemas:** encendido, *setpoints*, diagnóstico de alarmas y fallas
  - SOA: *Safe Operating Area*. Área de funcionamiento seguro

# Pasos en el diseño de un sistema de potencia

## 1) Especificaciones externas:

Dadas por la **aplicación**.

Niveles de tensión, corrientes e impedancias de las fuentes de entrada (monofásica, trifásica, CC etc) y cargas de salida (motores CC-CA, R etc)

Condiciones ambientales: Térmicas, barométricas, electromagnéticas etc.

Otras restricciones, normativas etc.

## 2) Topología y modo de control:

Esquema de conexionado de dispositivos (“llaves”, diodos, elementos reactivos) según fases y niveles de tensión/corriente de entrada y salida.

## 3) Especificaciones internas:

Corrientes, tensiones y frecuencias de conmutación de los elementos derivadas de la topología escogida.

## 4) Dispositivos:

Elección de elementos activos. Tipo (MOSFET, IGBT, Tiristor, BJT etc) y modelos según corrientes, tensiones y frecuencias.

## 5) [Agrupamiento]:

Considerar la posibilidad en caso de rangos muy exigentes de corriente o tensión.

## 6) Cálculo térmico:

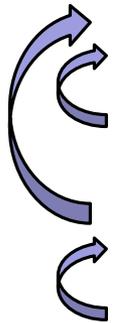
Estimación de las pérdidas en conmutación (potencia a disipar), cálculo de disipadores /ventilación a partir del incremento de temperatura admisible e impedancias térmicas de encapsulados, recálculo de disipadores.

## 7) Circuitos de excitación/bloqueo, protección e inmunización:

Dimensionamiento de drivers, snubbers, aislaciones, diodos etc.

## 8) Diseño de montaje definitivo:

Accesorios y técnicas de sujeción mecánica, aislación térmica y eléctrica, cableados.



Es un proceso iterativo, puede requerir replanteo aún de las primeras etapas

# 1) Algunas aplicaciones de la Electrónica de Potencia

## Control de movimiento

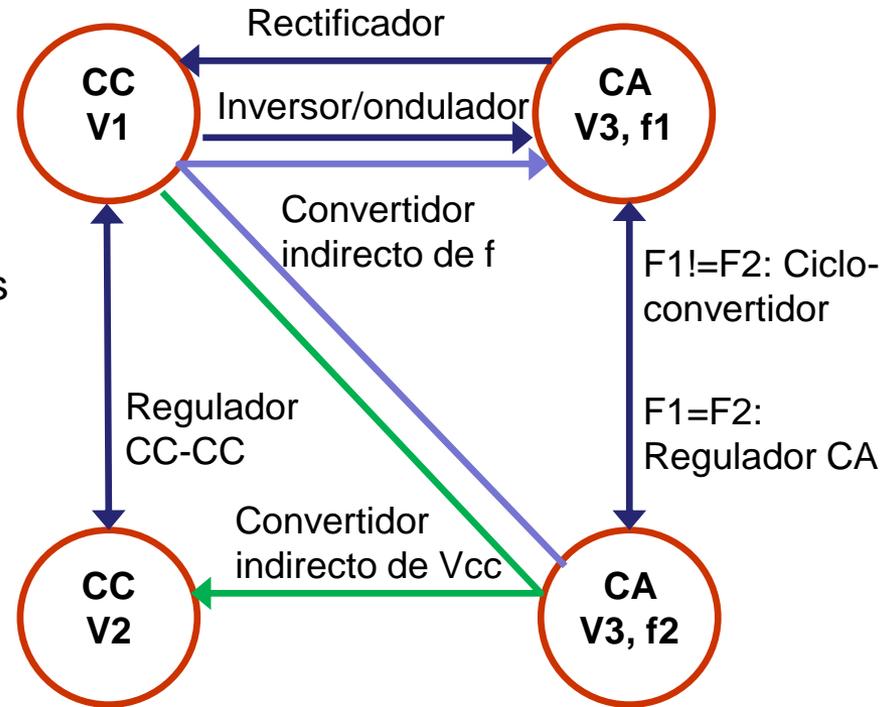
- Vehículos eléctricos (motos, automóviles, autobuses, trenes, AGVs etc)
- Transportadores (ascensores, escaleras mecánicas, cintas etc)
  - Control de tracción/velocidad, freno regenerativo.
- Bombas, ventiladores y compresores.
  - Rotación constante, poca variación de par.
- Máquinas-herramienta, Robótica (control en posición/velocidad/torque)
  - Control preciso de posición, velocidad y/o torque
- Generadores eólicos, hidroeléctricos, a combustible.
  - Basados en alternadores en su última etapa
- Máquinas extrusoras, rotativas, textiles
  - Control de velocidades proporcionales.

## Otras

- Fuentes de alimentación. Cargadores/inversores para generadores solares/baterías, UPSs.
  - Rectificación CA/CC, Control de corriente y tensión en DC, generación de CA.
- Hornos eléctricos resistivos, cubas de electrólisis etc.
  - Carga resistiva/capacitiva.
- Correctores de factor de potencia
  - Intercambio de energía con la red para compensar atraso de corriente.

# Conversión de potencia implicada en las aplicaciones

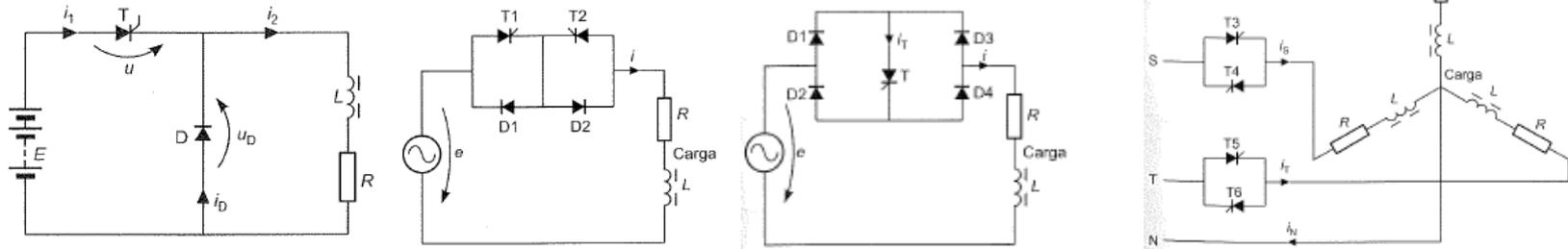
- Reguladores de  $V_{cc}$  (CC/CC)
  - Lineales o disipativos
  - Conmutados: Reductores o elevadores
- Reguladores de  $V_{ca}$ , sin cambio de  $f$ 
  - Basados en transformadores e inductancias
  - Basados en CA/CC y CC/CA – (ej UPS)
- Reguladores de  $V_{ca}$  con cambio de  $f$ 
  - Cicloconvertidores
  - UPS
- Rectificadores CA/CC.
  - No controlados (diodos).
  - Controlados (tiristores y transistores)
- Inversores CC/CA



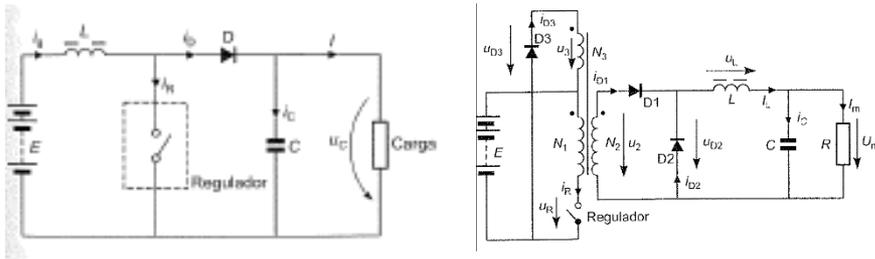
**Otros:** Interruptores estáticos de CC y CA, filtros activos de  $I$  y  $V$ , acondicionadores conmutados, correctores de Factor de Potencia

# 2) Topologías → 3) Especificaciones internas

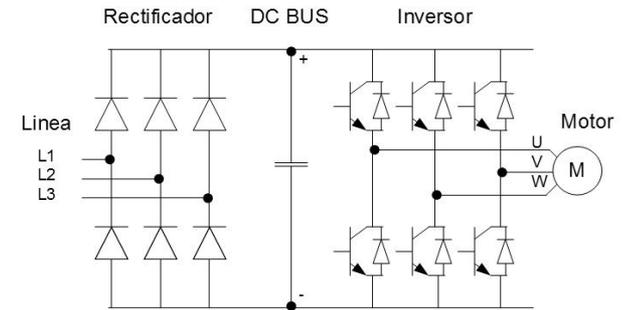
## Interrupedores estáticos de CC y CA



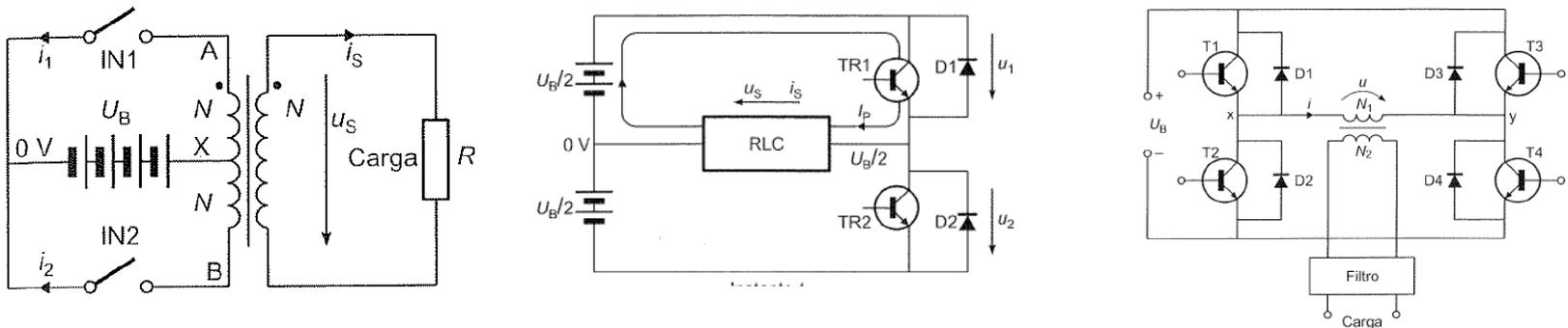
## Reguladores de Vcc



## Convertidores Trifásicos



## Inversores CC/CA

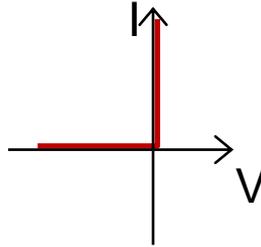


# 4) Dispositivos de conmutación de potencia PSD

## NO CONTROLADOS

- **Diodos**

- P-N
- P-I-N (alta tensión)
- Schottky
- FRED (*Fast Recovery Epitaxial Diode*)



- **Auxiliares**

- DIAC
- Diodo Zener/avalancha
- MOV (*Metal-oxide-varistor*)

## CONTROLADOS (por terminal denominado base o puerta)

- **Tiristores (regenerativos)**

- PCT - SCR (*phase controlled thyristor*)
- IGCT (*Integrated Gate Controlled Thyristor*)
- GTO (*Gate Turn Off Thyristor*)

- **Transistor Bipolar (BJT)** (*bipolar junction*)

- **MOSFET**

- VMOS/DMOS
- Trench MOS
- SJ MOS (*Super Junction MOSFET*)

- **IGBT** (*Insulated Gate Bipolar Transistor*)

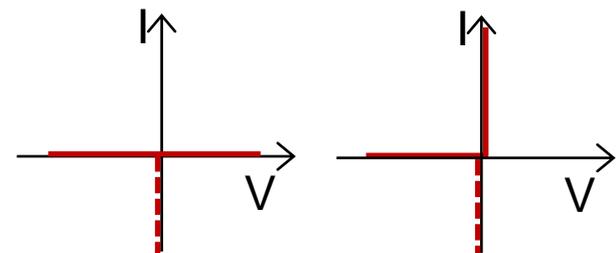
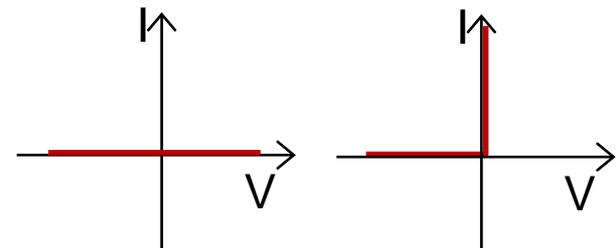
- IGBT1,2,3,4

- **Integrados (PIC)** (*Power Integrated Circuit*)

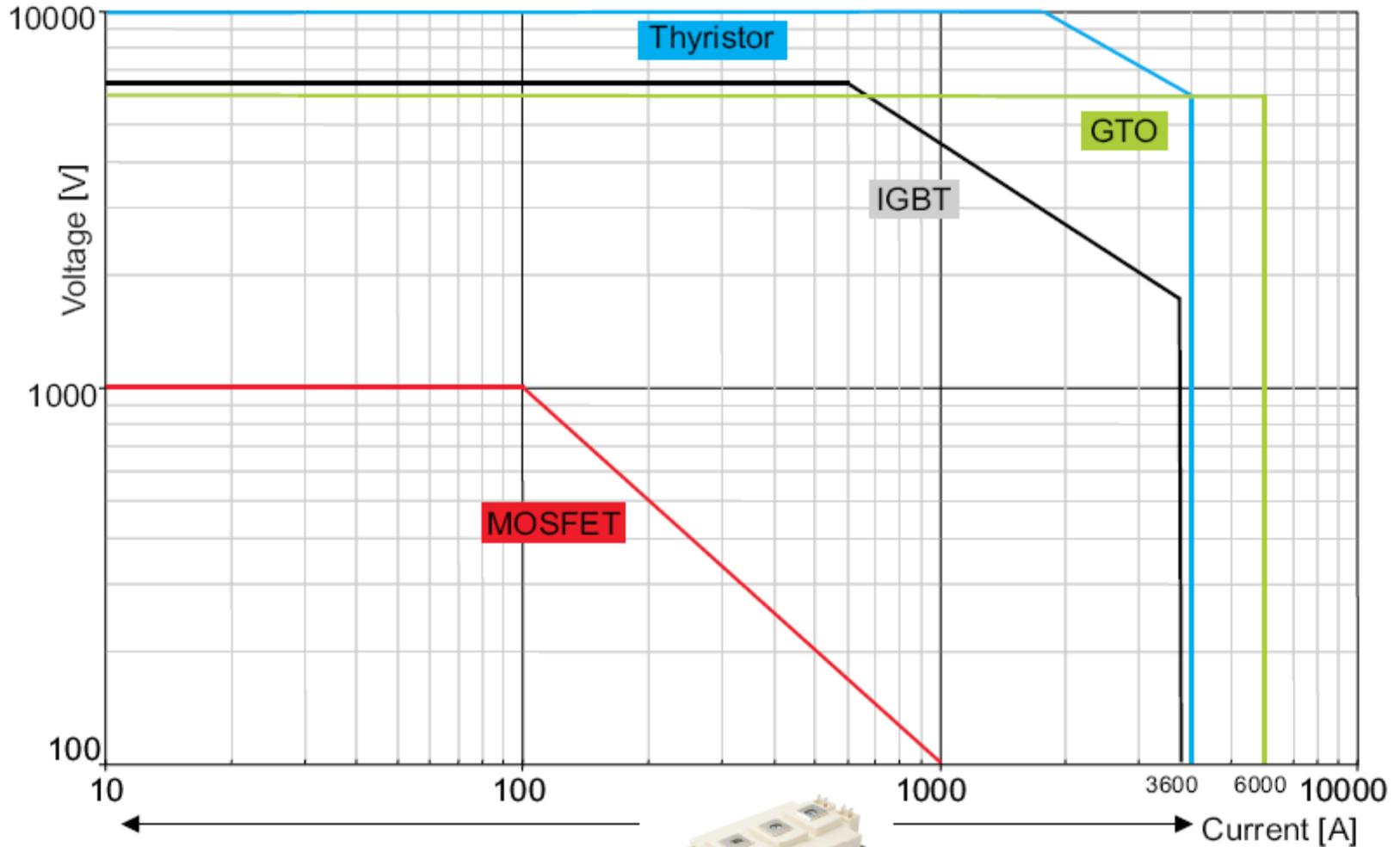
(en MOSFETs hay conducción por diodo zener integrado)

Bloqueo

Conducción



# Dispositivos en el límite tensión/corriente



Discrete devices



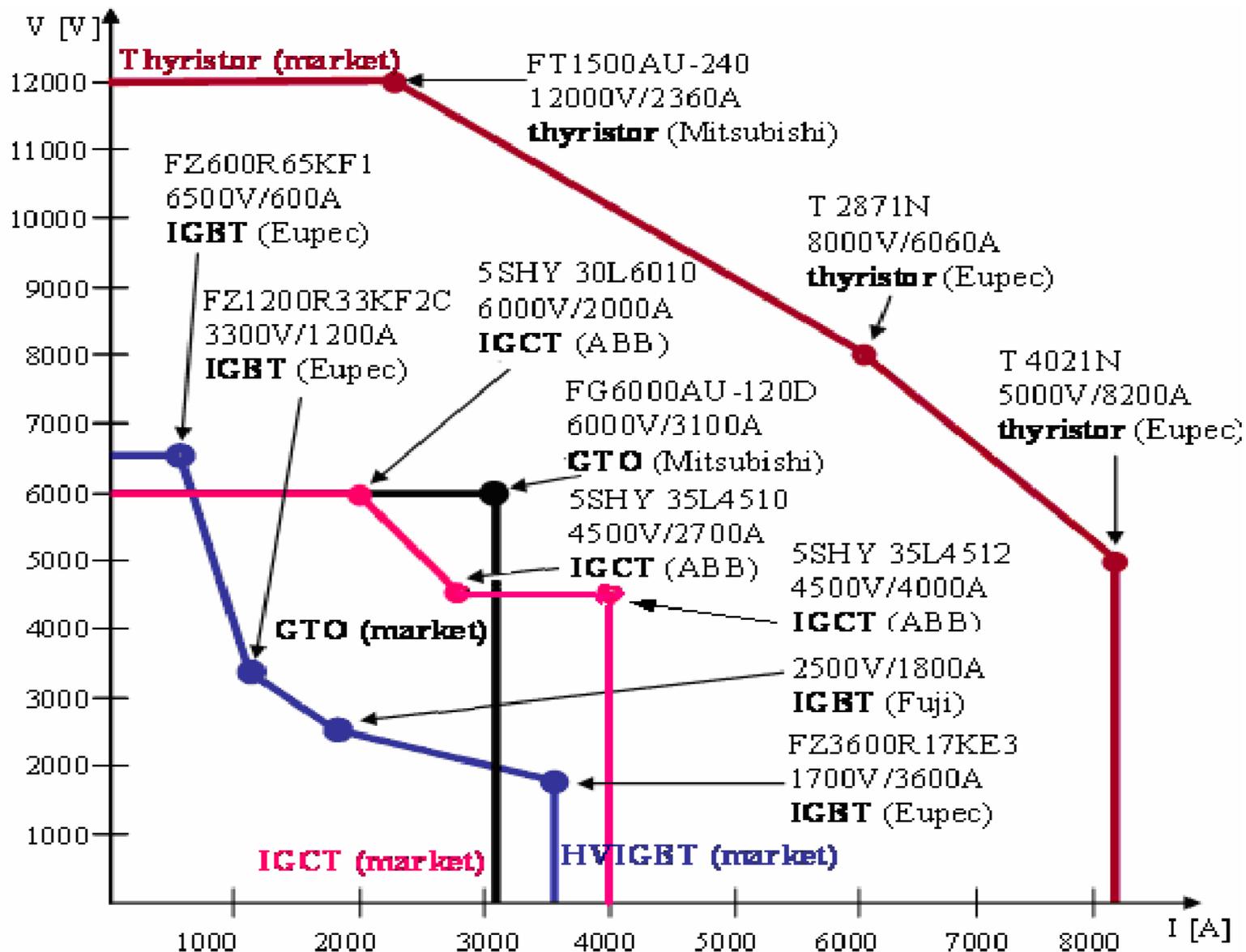
Modules



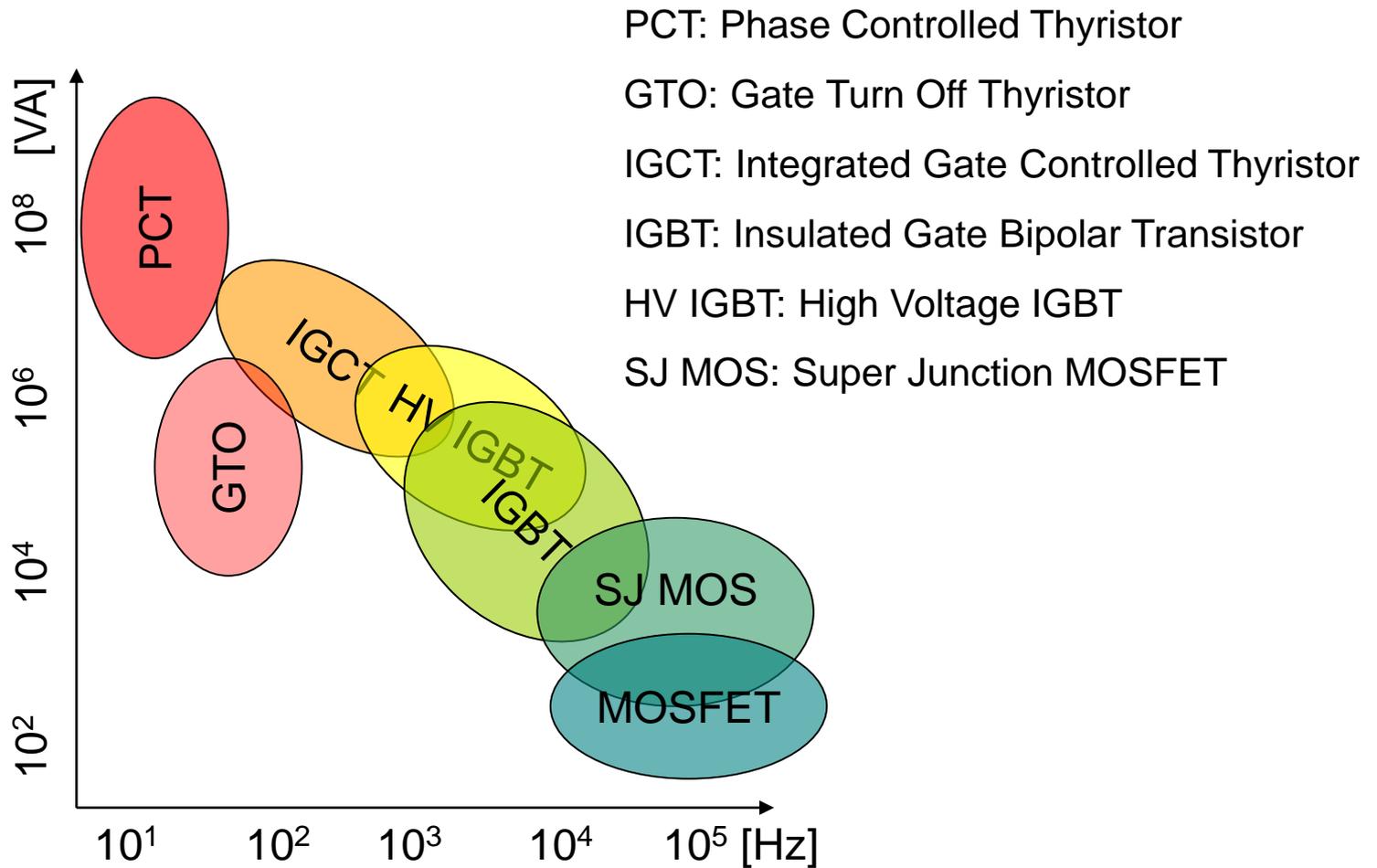
Discs



## Dispositivos en el límite tensión/corriente (2)



# Dispositivos en el límite Potencia / Frecuencia

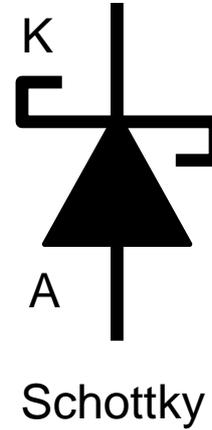
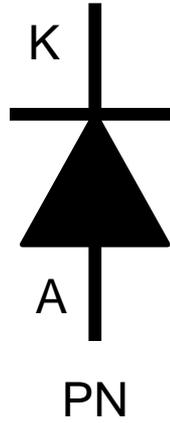


## 2.B Dispositivos

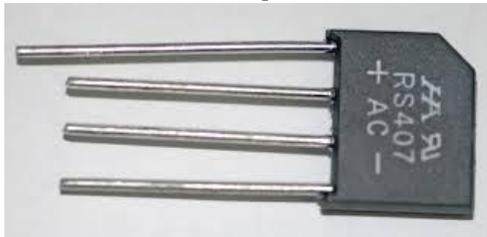
---

# Diodos

## Símbolos



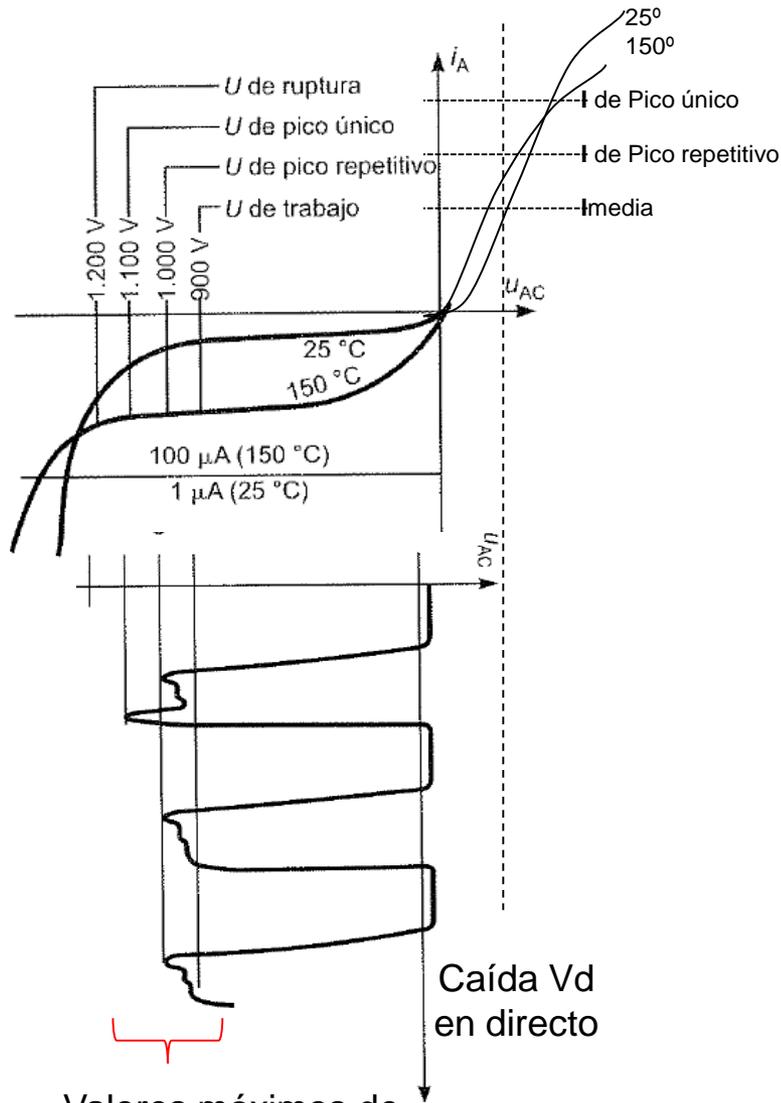
## Encapsulados



# Diodos de potencia

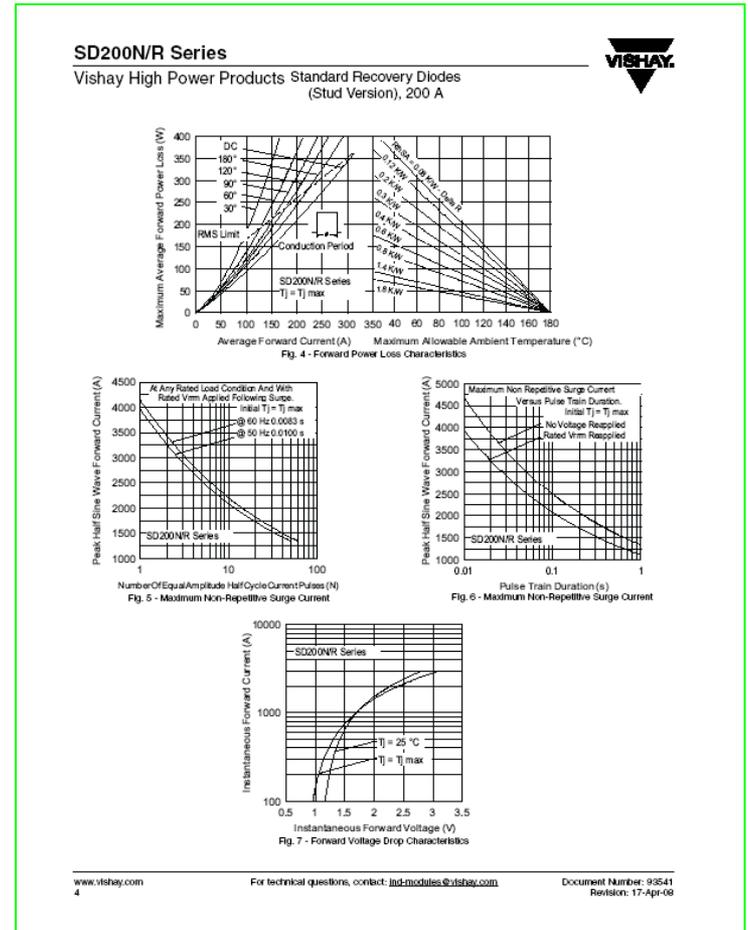
| <b>Tipo de diodo</b>           | <b>V ruptura<br/>(máxima actual)</b> | <b>I<sub>max</sub></b>   | <b>V<sub>fw</sub></b> | <b>T<sub>sw</sub></b> | <b>Aplicación</b>          |
|--------------------------------|--------------------------------------|--------------------------|-----------------------|-----------------------|----------------------------|
| Rectificadores de alta tensión | 30kV                                 | 500mA                    | 10V                   | 100ns                 | Circuitos de alta tensión  |
| Propósito general              | 5kV                                  | 10kA                     | 0.7 a 2.5V            | <25μs                 | Rectificadores 50/60Hz     |
| Rápidos (fast recovery)        | 3kV                                  | 2kA                      | 0.7 a 1.5V            | <5μs                  | Conmutación <100kHz        |
| Diodos Schottky                | 100V...300V                          | 300A                     | 0.2 a 0.9V            | 30ns                  | Conmutación f>100kHz       |
| Diodos Zener de potencia       | 300V                                 | 75W<br>(I <sub>r</sub> ) |                       |                       | Referencia y enclavamiento |

# Diodo PN



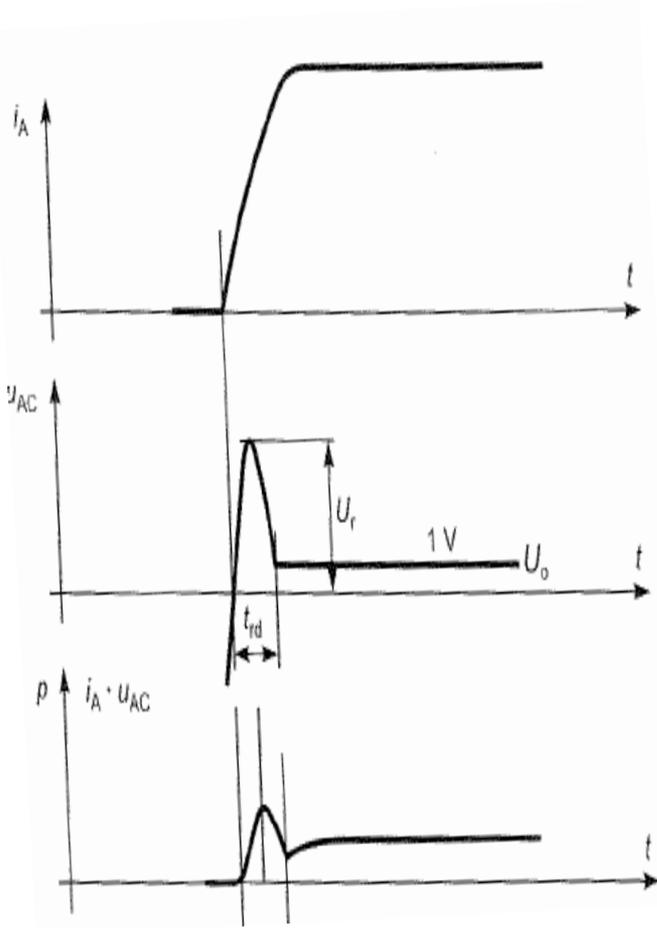
Valores máximos de tensión en bloqueo

Valores máximos de corriente en conducción

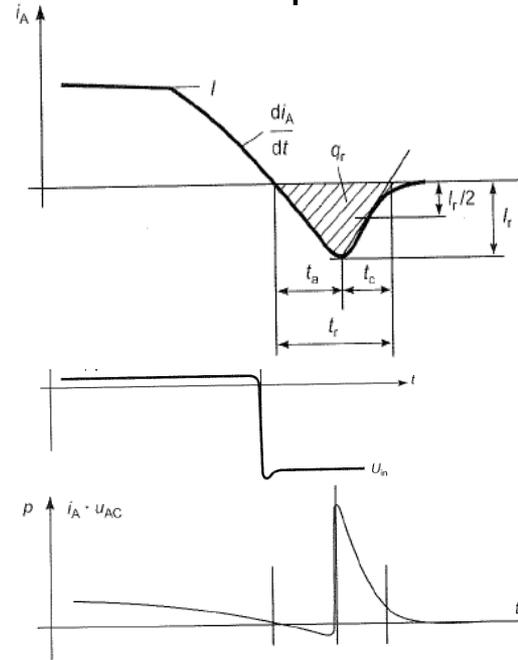


# Diodo PN de propósito general

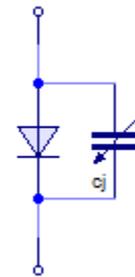
## Recuperación directa



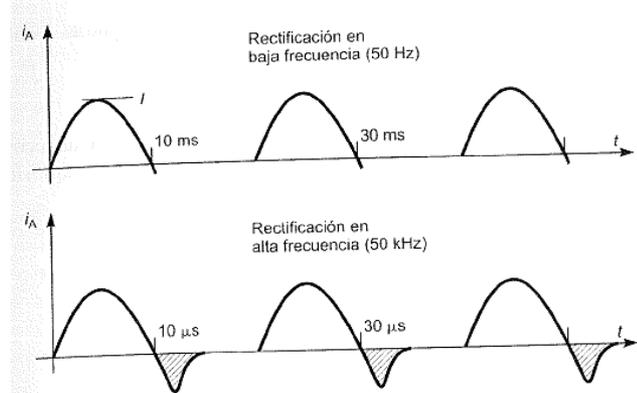
## Recuperación inversa



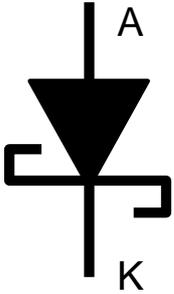
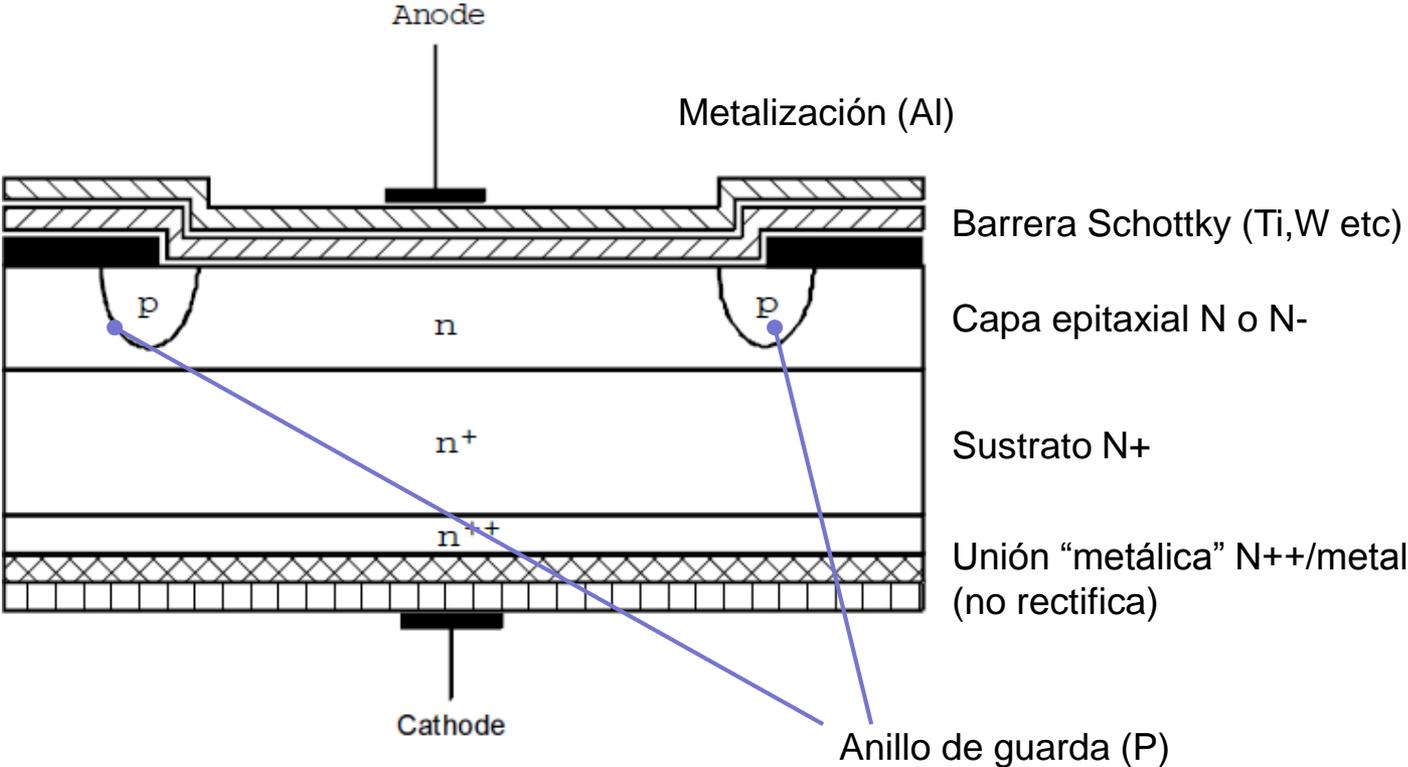
$t_a$ : tiempo de almacenamiento  
 $t_c$ : tiempo de caída  
 $t_r$ : tiempo de recuperación inversa



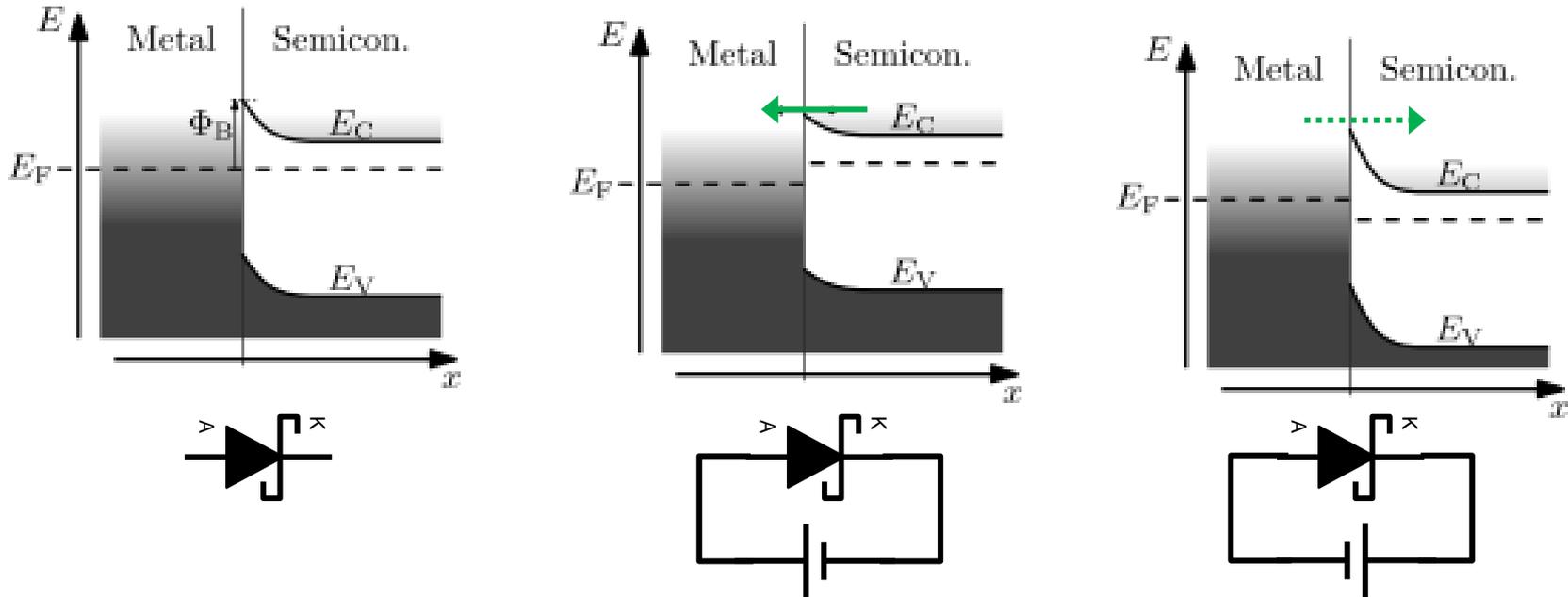
Modelo equivalente en alta velocidad de conmutación (recuperación inversa)



# Diodo Schottky



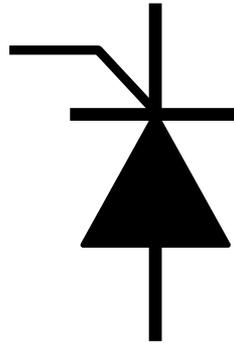
# Diodo Schottky (2)



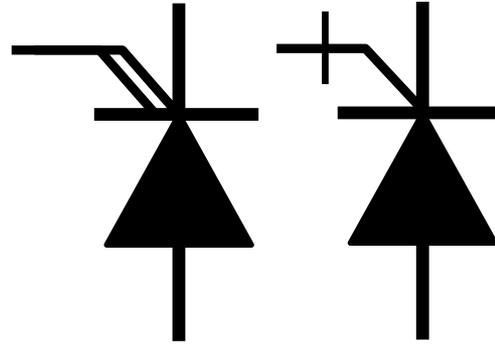
- Corriente casi exclusivamente por portadores mayoritarios (electrones a ambos lados de la juntura (no por recombinación). Por tanto menor capacitancia equivalente, mayor velocidad de respuesta (Menor tiempo de recuperación inversa (30ns frente a varios  $\mu$ s, capacidad 40 pf frente a 400 pf)
- Menor caída de tensión en directo (En Schottky de señal es 0.2 V frente a 0.6 V en diodos PN de silicio. En Schottky de potencia es 0,8V frente a 1,2V en PN)
- Se pueden alcanzar menores tensiones de ruptura que en un diodo PN o PIN (100 volts frente a miles de volts en diodos P-N)
- Las corrientes de fuga en bloqueo son mayores que en diodo PN

# Tiristores

Símbolo



SCR (estándar)



GTO

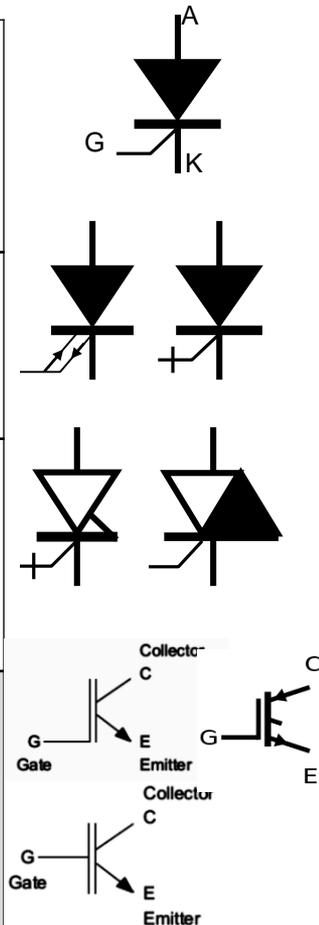
IGCT

Encapsulados

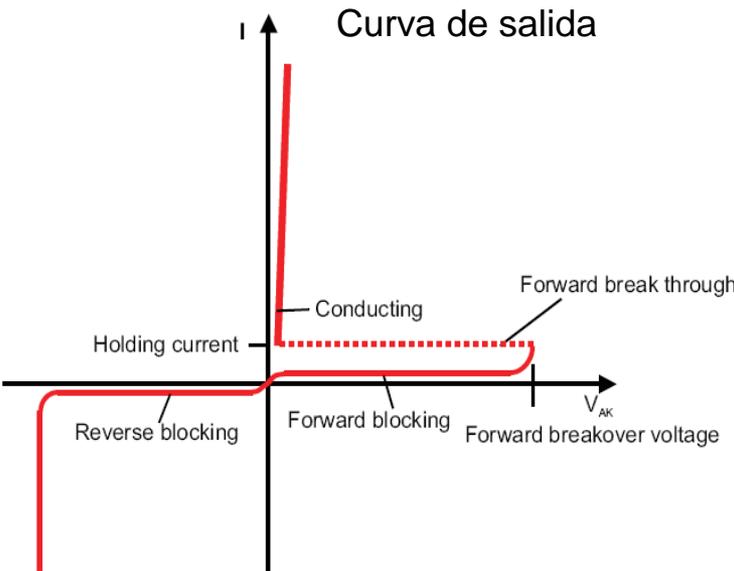
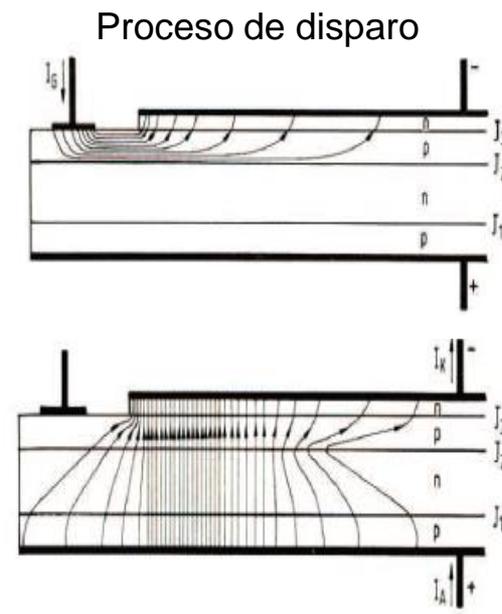
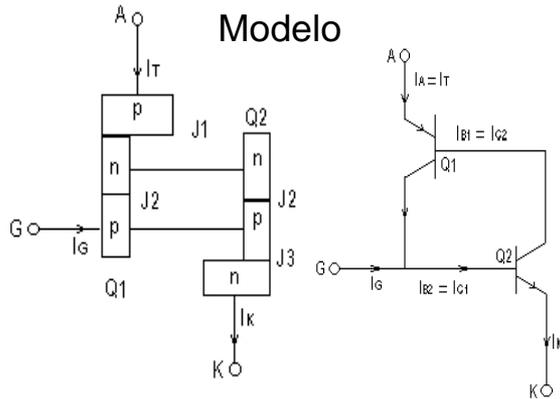


# Dispositivos para bloqueo de alto voltaje

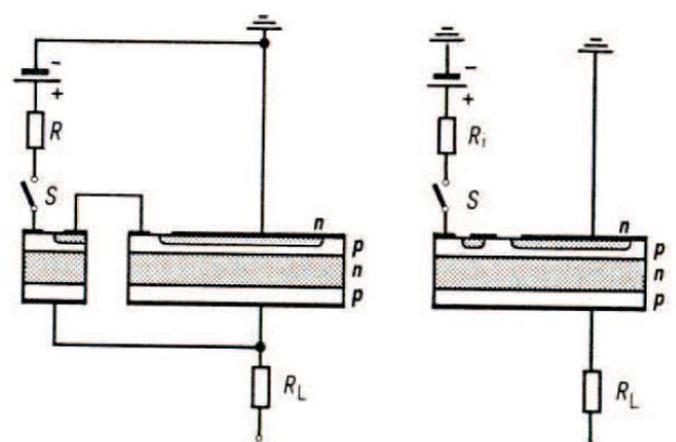
|                         |   |   |
|-------------------------|---|---|
| <b>Tiristores / PCT</b> | <ul style="list-style-type: none"> <li>•Mínima pérdida en conducción</li> <li>•Alta confiabilidad</li> </ul>  | <ul style="list-style-type: none"> <li>•Baja frecuencia de trabajo.</li> <li>•Necesidad de circuitos complejos para bloqueo (extinción de corriente)</li> <li>•Sensible a <math>dV/dt</math> (requiere <i>snubber</i>)</li> </ul> |
| <b>GTO</b>              | <ul style="list-style-type: none"> <li>•Bloqueo por puerta.</li> <li>•Frecuencia de trabajo hasta cientos de Hz</li> </ul>  | <ul style="list-style-type: none"> <li>•Altas pérdidas en conducción</li> <li>•Demanda potencia de control en puerta.</li> <li>•Sensible a <math>dV/dt</math> (requiere <i>snubber</i>)</li> </ul>                                |
| <b>IGCT</b>             | <ul style="list-style-type: none"> <li>•Mínima pérdida en conducción</li> <li>•Resiste alta <math>dV/dt</math></li> <li>•Bloqueo por puerta.</li> <li>•Frecuencia de trabajo hasta varios kHz (según la carga)</li> </ul> |   |
| <b>IGBT</b>             | <ul style="list-style-type: none"> <li>•Bloqueo por puerta.</li> <li>•Frecuencia de trabajo de 10kHz mínimo</li> <li>•Muy baja demanda de potencia en puerta.</li> </ul>  | <ul style="list-style-type: none"> <li>•Altas pérdidas en conducción comparado con los tiristores</li> </ul>  |



# Tiristores: Tiristor estándar

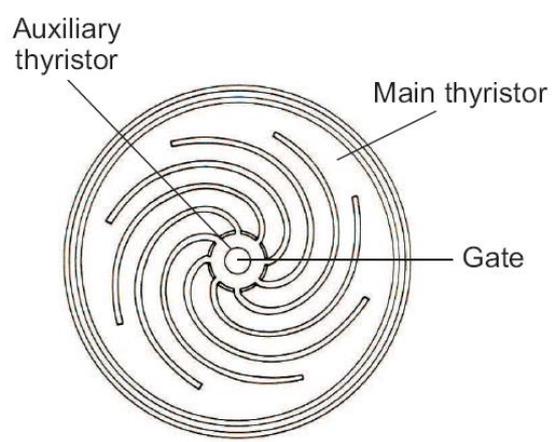


## Estructura física



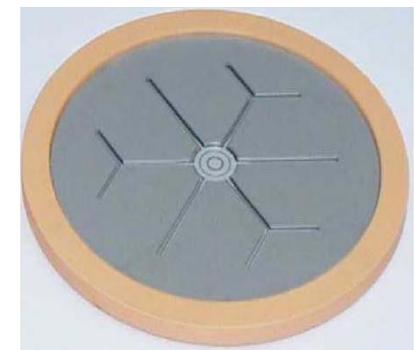
Hybrid auxiliary thyristor

Integrated auxiliary thyristor

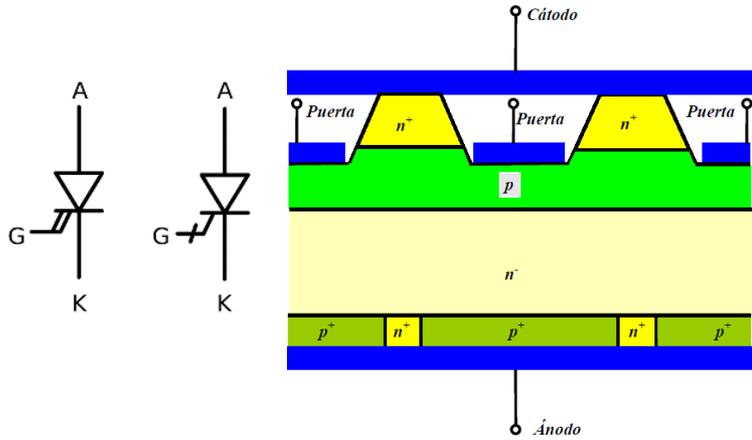


Finger like auxiliary thyristor

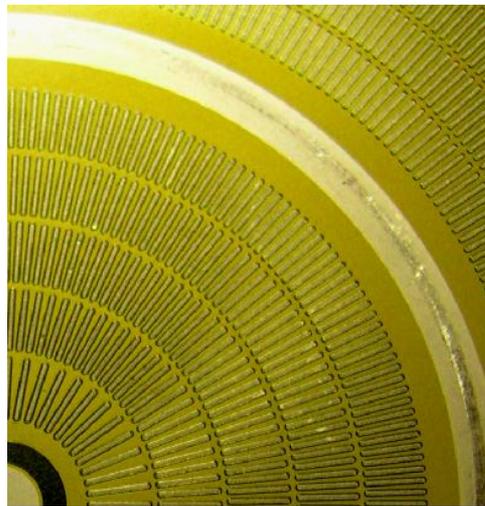
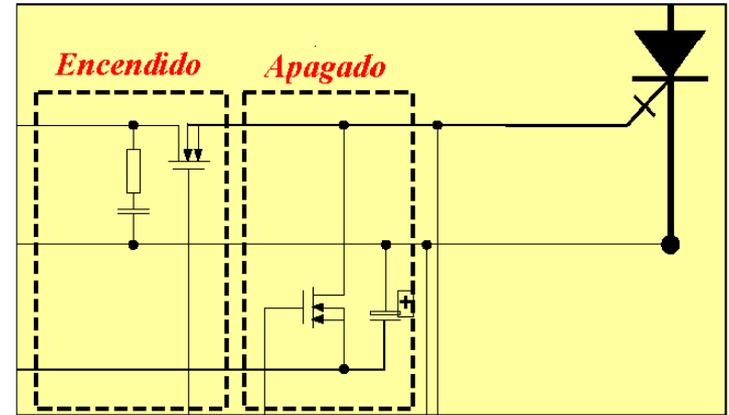
## Pastilla



# Tiristor/GTO (apagado por puerta)

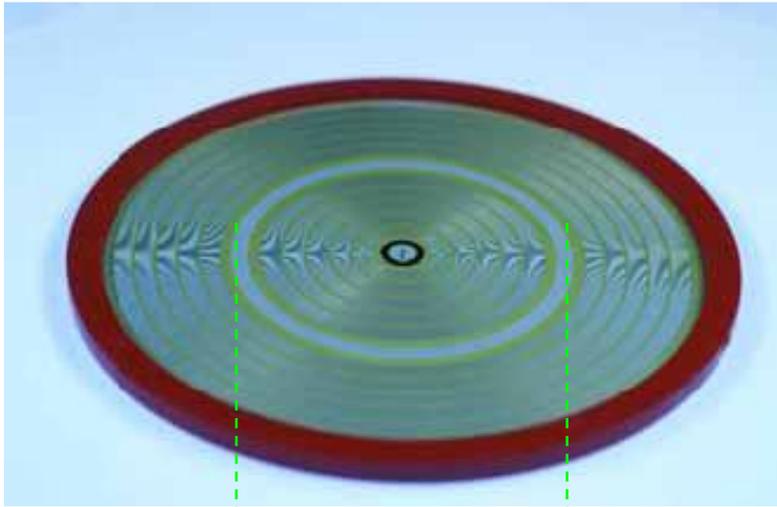


GTO



Para apagarlo por puerta debe drenarse un 20% de la corriente principal A-K

# IGCT (Tiristor controlado por puerta integrada)



Un wafer IGCT de unos 2700 segmentos de cátodo agrupados en 10 anillos, rodeados por la metalización de puerta. El anillo central es el punto de contacto de los terminales de puerta

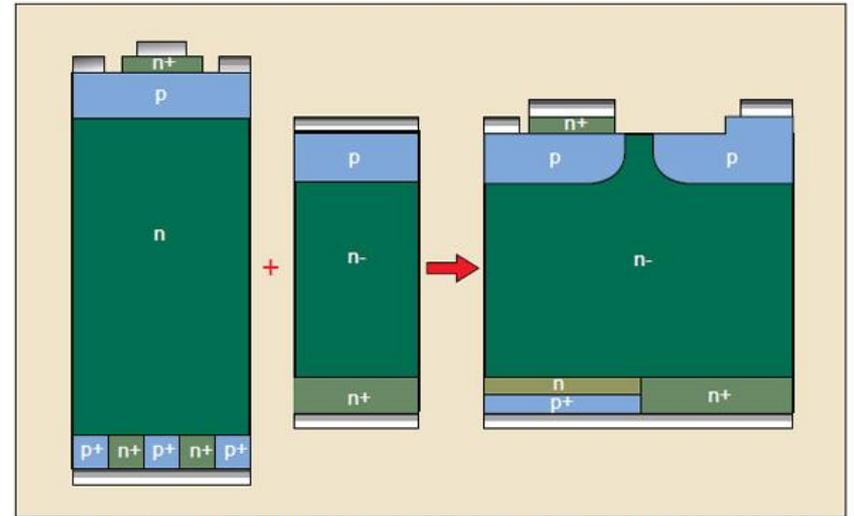
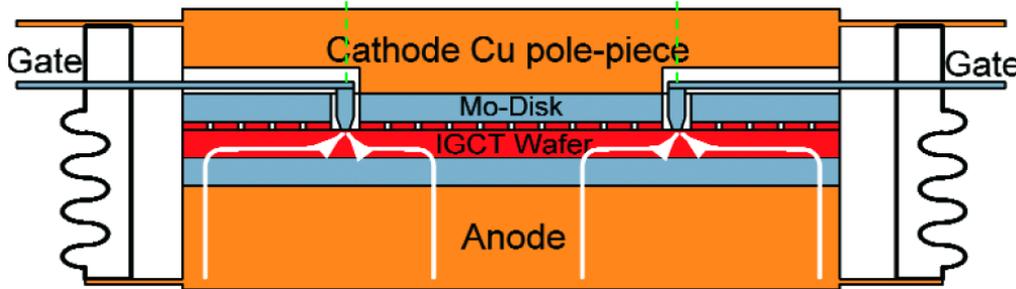
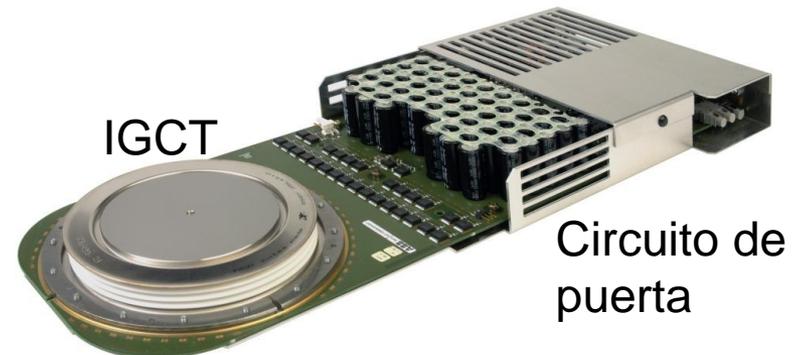


Figure 1 — Integrating a GTO thyristor with a diode produces what ABB engineers call a Gate Commutated Thyristor (GCT). The transparent emitter and buffer layer of the GCT accommodates a thin *n*-base permitting snubberless operation.

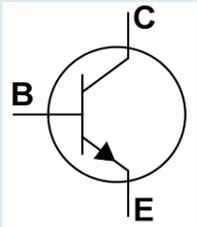
Tensión de bloqueo 4 a 10 kV

Corrientes hasta unos 7 kA

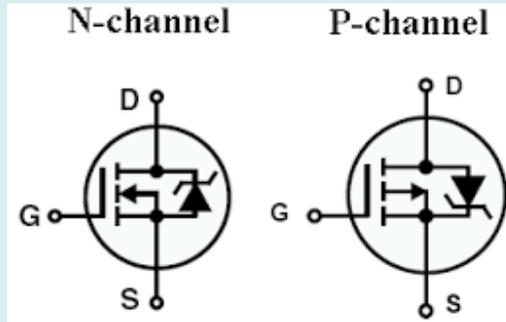
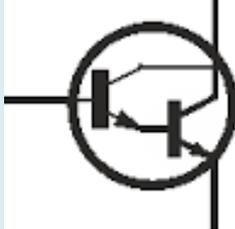


# Transistores

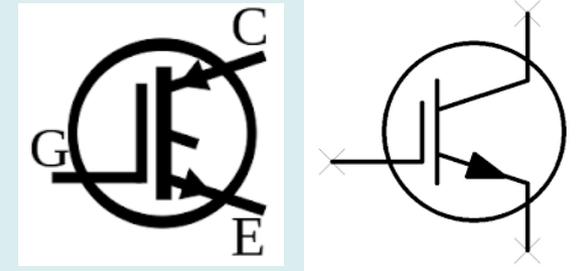
## Símbolos



Bipolar (BJT) NPN



MOSFET de  
enriquecimiento



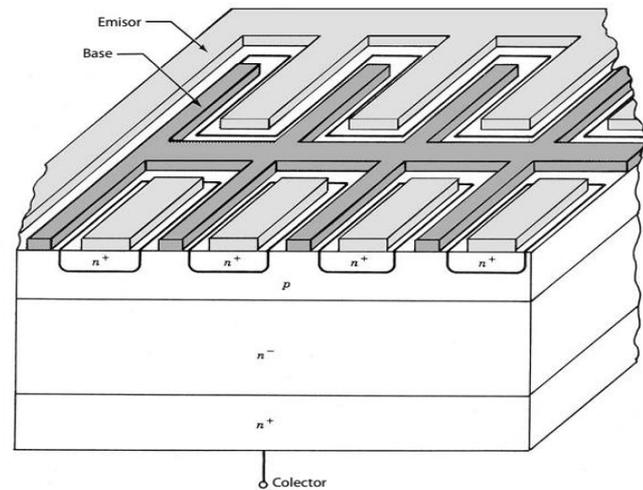
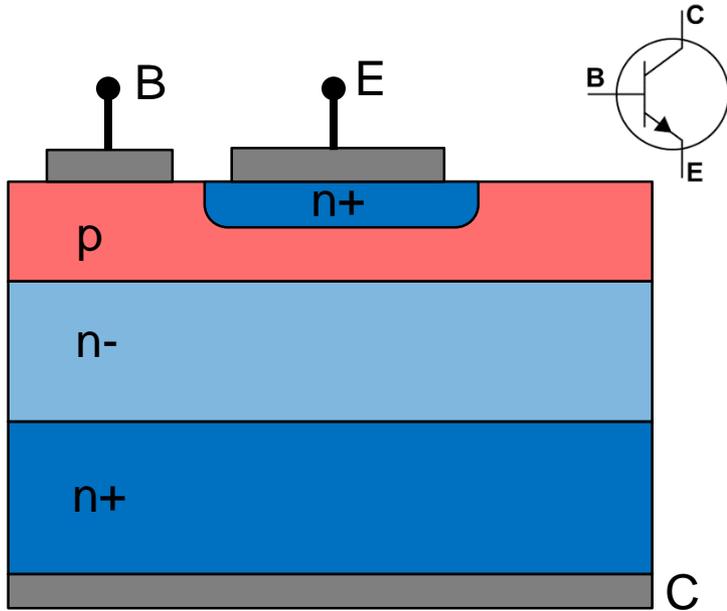
IGBT

## Encapsulados

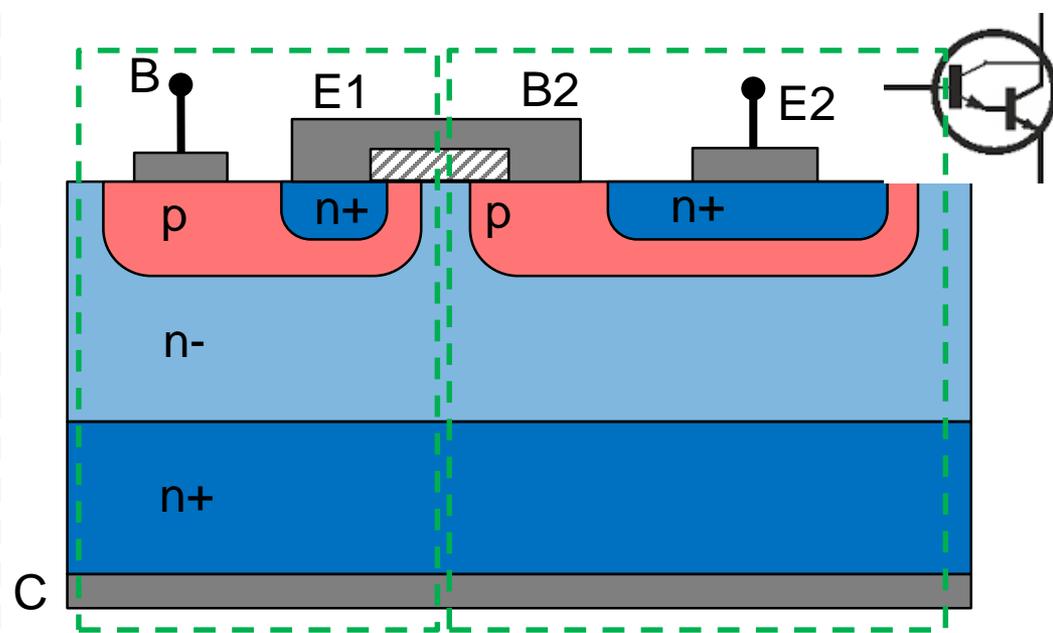


# Transistor Bipolar de Potencia

Transistor de potencia normal

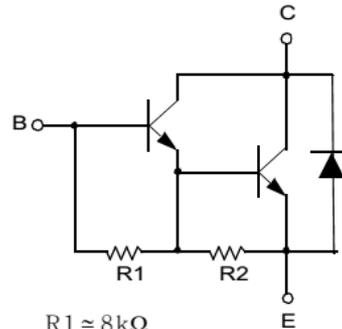


Transistor de potencia tipo Darlington



Tip120

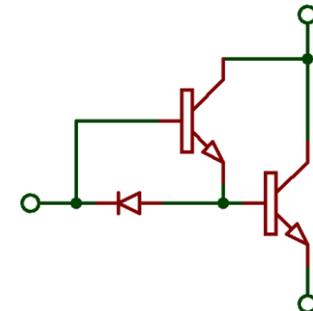
Equivalent Circuit



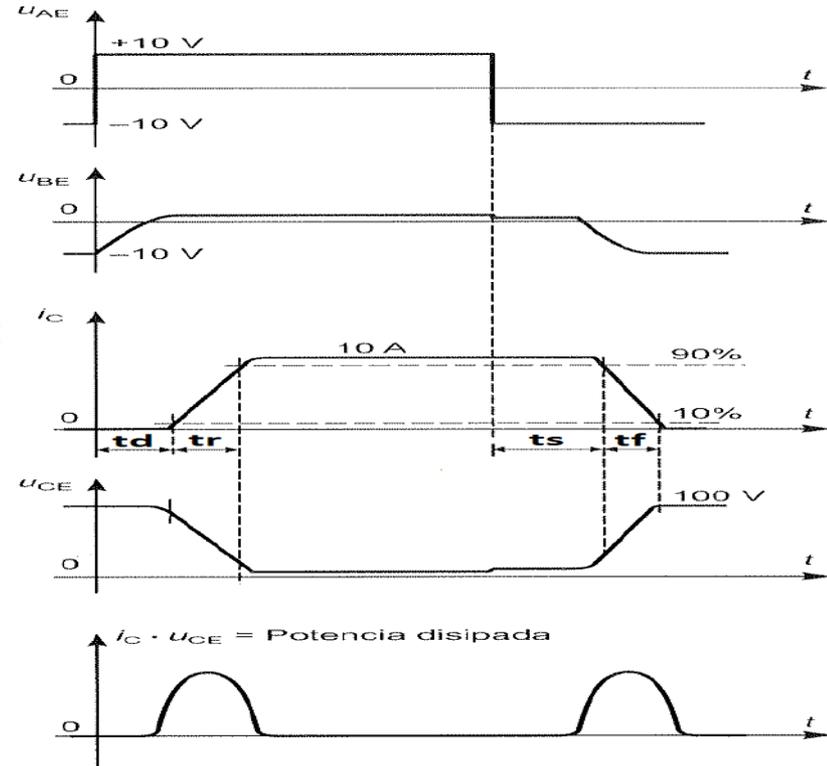
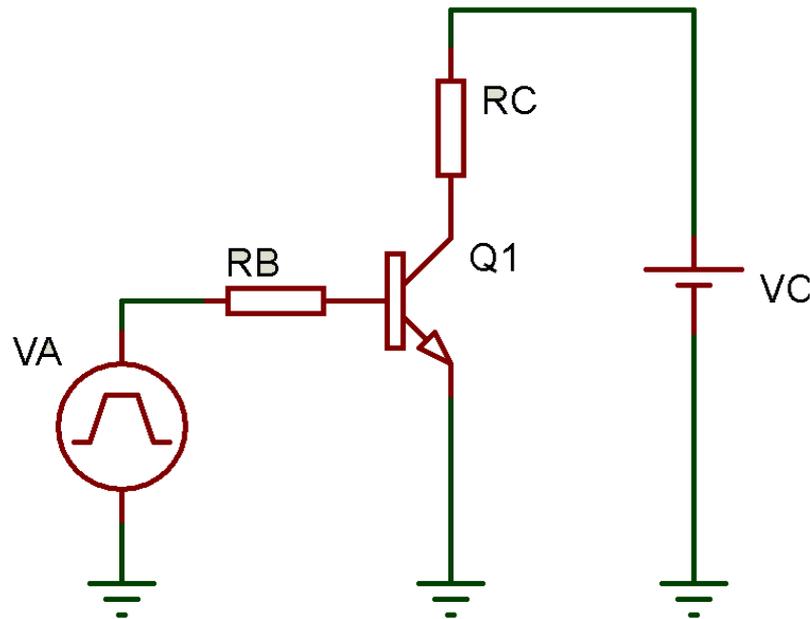
$$R1 \cong 8k\Omega$$

$$R2 \cong 0.12k\Omega$$

D acelera el apagado



# Transistor Bipolar de Potencia: Conmutación con carga R



## Encendido

$t_d$ : tiempo de retardo (*delay time*). Se carga la capacitancia BE y se alcanza la tensión  $V_{be}$  de encendido

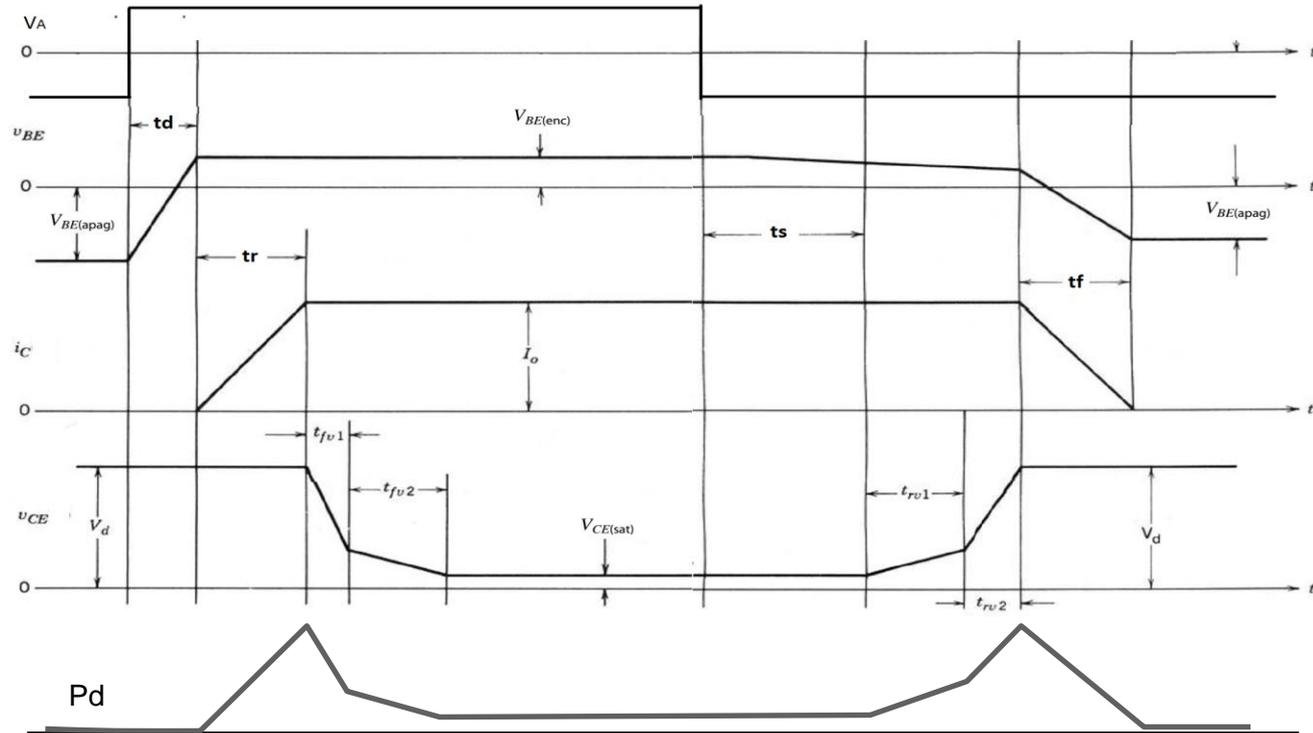
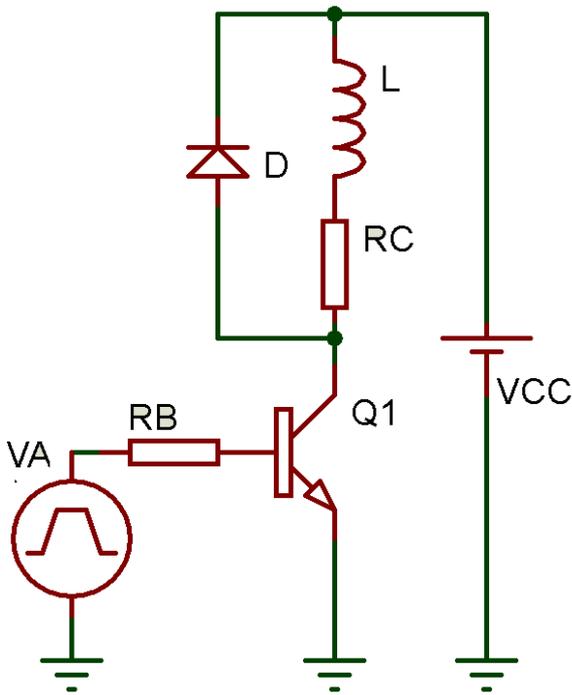
$t_r$ : tiempo de subida (*rise time*).  $V_{ce}$  decrece conforme aumenta  $I_c$

## Apagado

$t_s$ : tiempo de almacenamiento (*store time*).  $I_b$  negativa extrae el exceso de portadores de la base sobresaturada.  $I_c$  permanece casi constante

$t_f$ : tiempo de caída (*fall time*). La tensión de  $V_{be}$  decae por debajo del umbral de conducción.  $I_c$  se extingue al tiempo que aumenta  $V_{ce}$

# Transistor Bipolar de Potencia: Conmutación con carga RL



## Encendido

$t_d$ : tiempo de retardo (*delay time*). Se carga la capacitancia BE y se alcanza la tensión  $V_{be}$  de encendido

$t_r$ : tiempo de subida (*rise time*).  $V_{ce} \approx V_{cc}$  **mientras**  $I_c < I_L$  (diodo conduce en directo)

$t_{fv1} + t_{fv2}$ : Se inyectan portadores en la juntura CB (decrece zona de deplexión).  $V_{ce}$  cae con pendiente variable

## Apagado

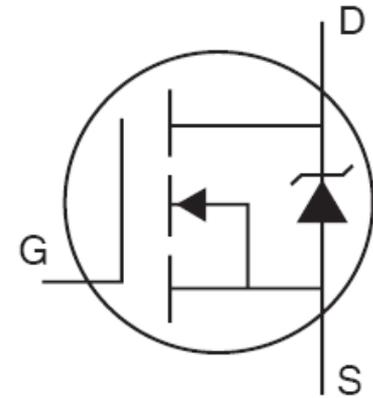
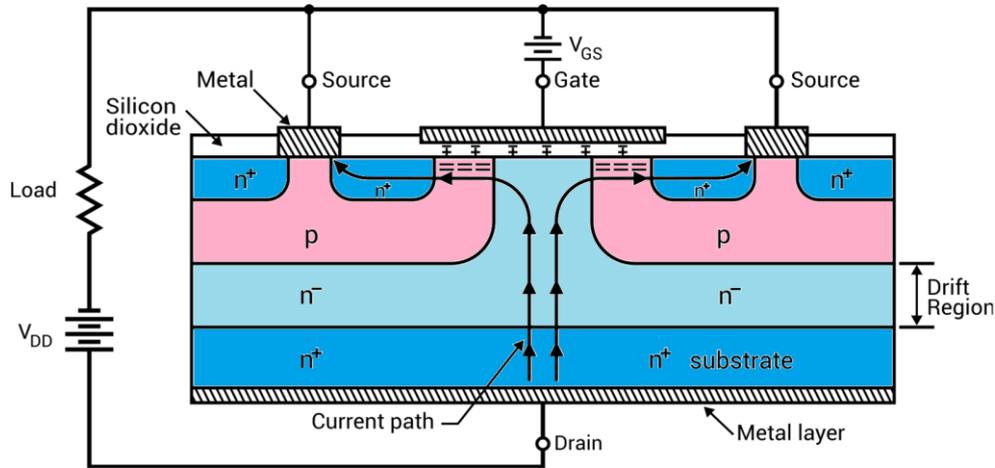
$t_s$ : tiempo de almacenamiento (*store time*).  $I_b$  negativa extrae el exceso de portadores de la base sobresaturada.  $I_c$  permanece casi constante

$t_{rv1} + t_{rv2}$ :  $I_c$  carga la capacitancia CB (aumenta zona de deplexión) con pendiente variable según el beta del transistor

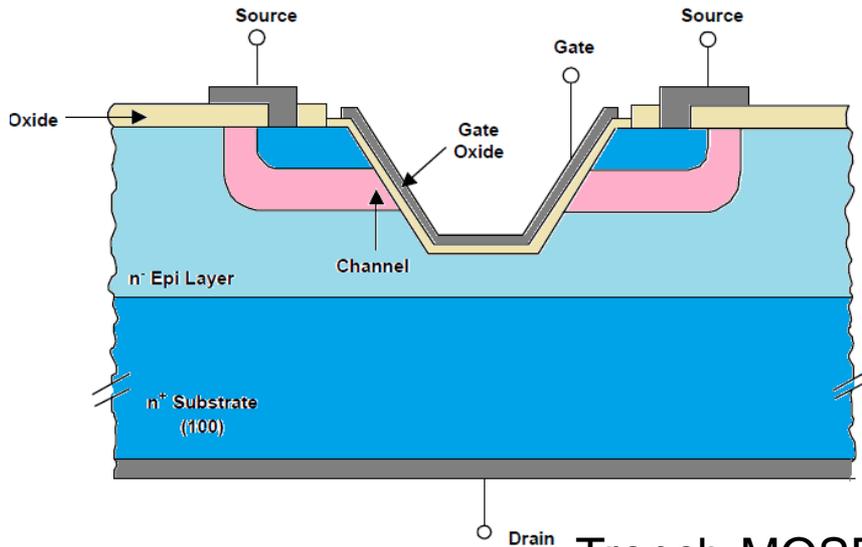
$t_f$ : tiempo de caída (*fall time*). La tensión de  $V_{be}$  decae por debajo del umbral de conducción, luego  $I_c$  se extingue



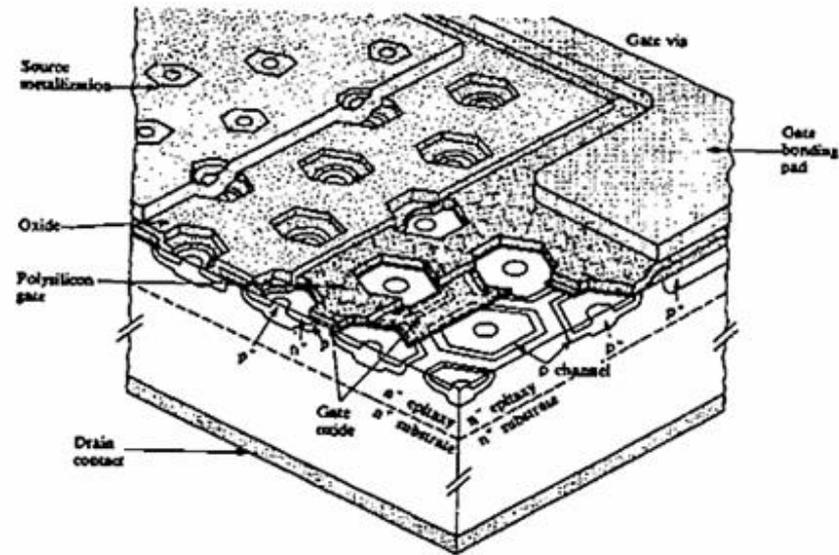
# MOSFET de Potencia



## D-MOSFET

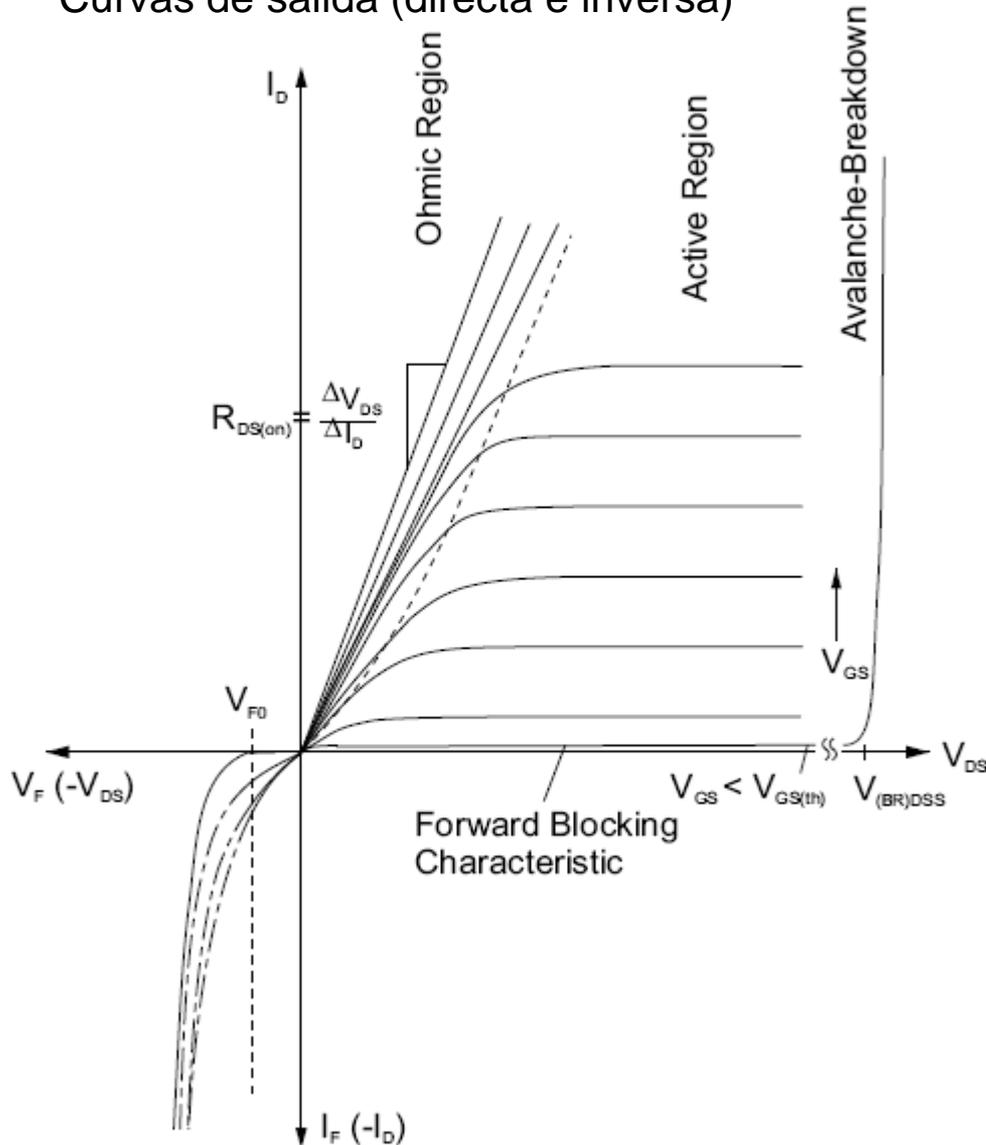


## Trench-MOSFET

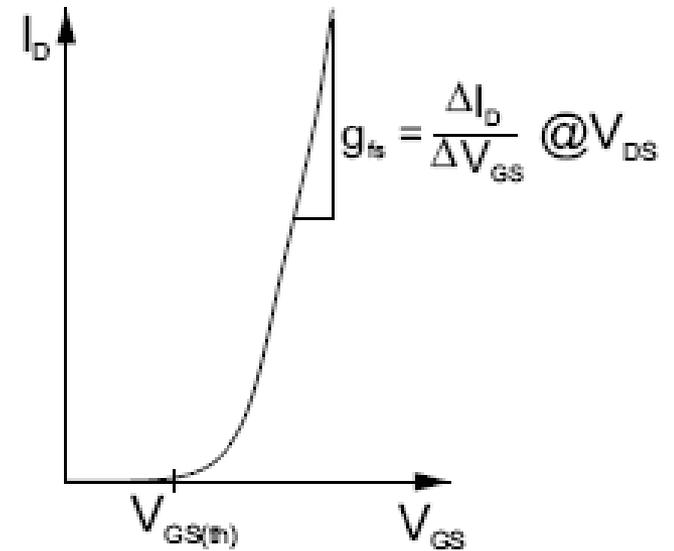


# MOSFET: Curvas de salida directa-inversa – Curva de transferencia

Curvas de salida (directa e inversa)

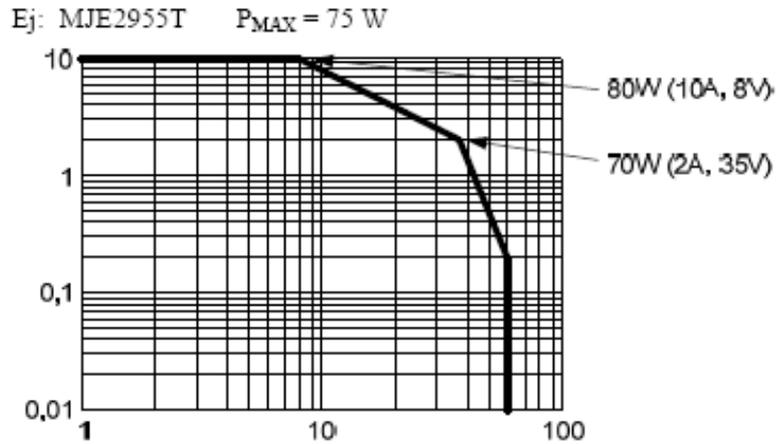


Curva de transferencia (para un valor dado de  $V_{DS}$ )

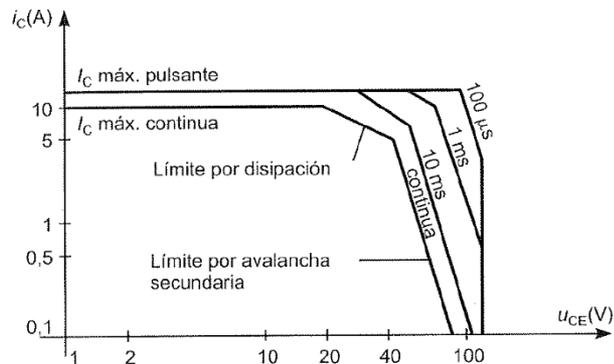


# MOSFET: SOA (FBSOA SSOA)

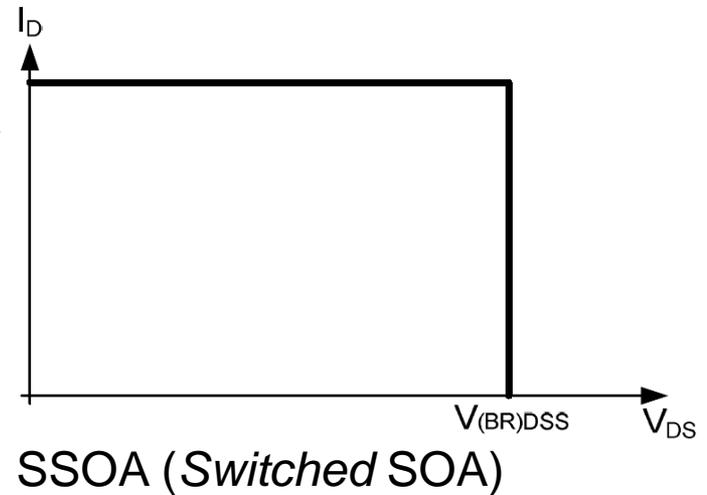
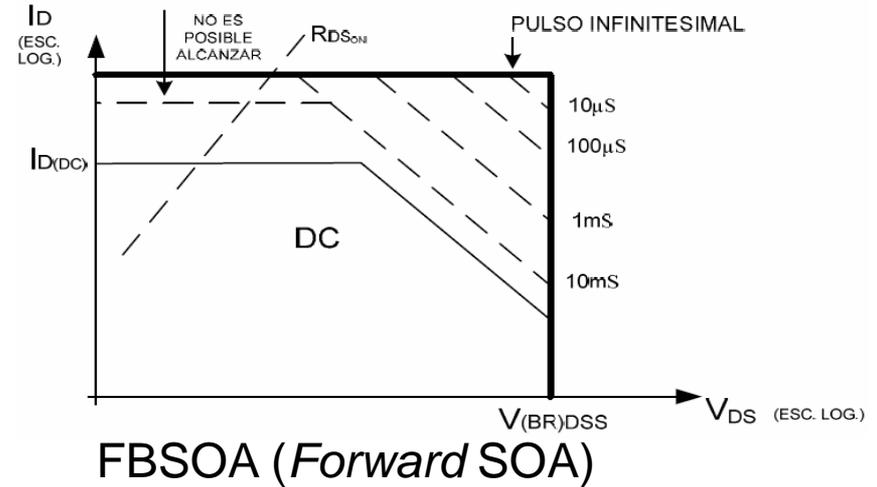
## BIPOLAR



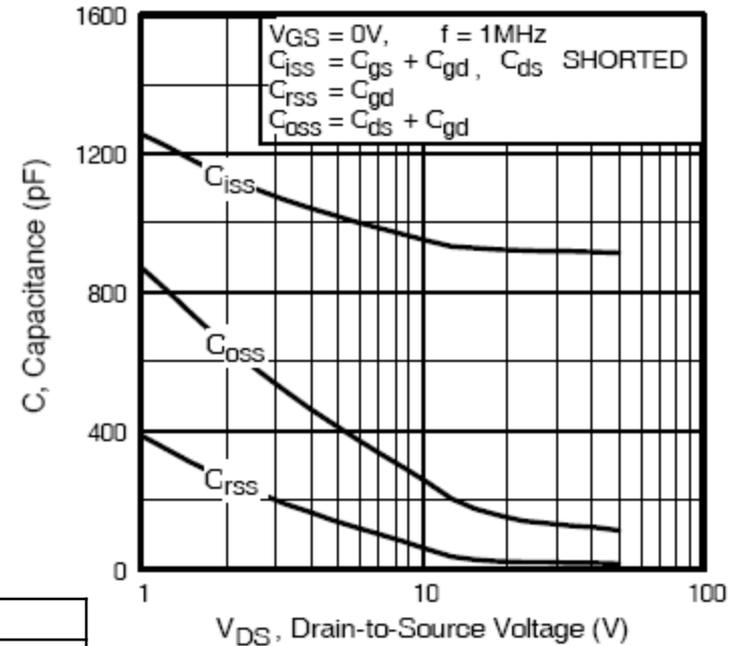
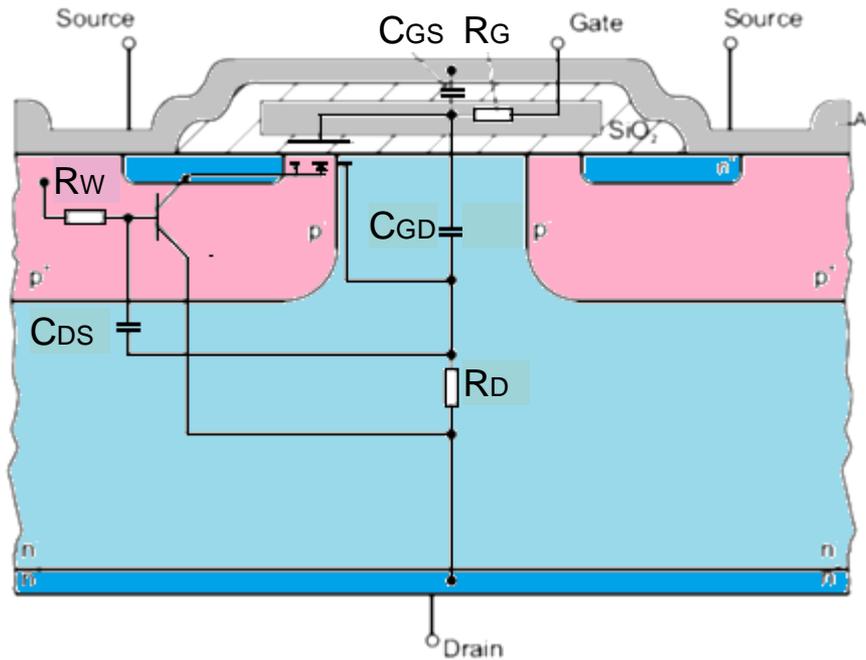
## SOA en Transistor Bipolar



## MOSFET



# MOSFET de potencia: elementos intrínsecos



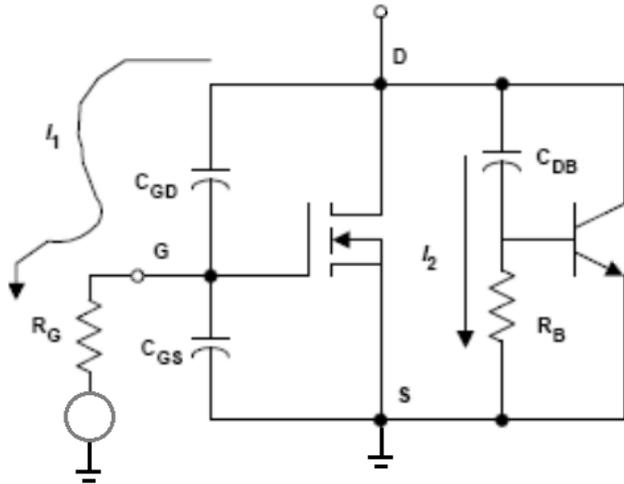
| Parámetro |                                   | Descripción   |
|-----------|-----------------------------------|---|
| Cgs       | Capacitancia puerta-fuente        | Solapamiento Independiente de Vds de la metalización entre G y S.                       |
| Cds       | Capacitancia drenaje-fuente       | Capacitancia de juntura entre la zona N de deplexión y la zona P. Disminuye a mayor Vds |
| Cgd       | Capacitancia puerta-drenaje       | Capacitancia de Miller por solapamiento entre la puerta y la zona de deplexión.         |
| Rg        | Resistencia interna de puerta     | Resistencia del silicio de puerta.  |
| Rd        | Resistencia de Drenaje            | Resistencia de la región N, parte central de la Rdson                                   |
| Rw        | Resistencia lateral de la zona P. | Resistencia Base-Emisor del NPN parásito.   |

$$C_{ISS} = C_{GS} + C_{GD} \quad C \text{ de entrada}$$

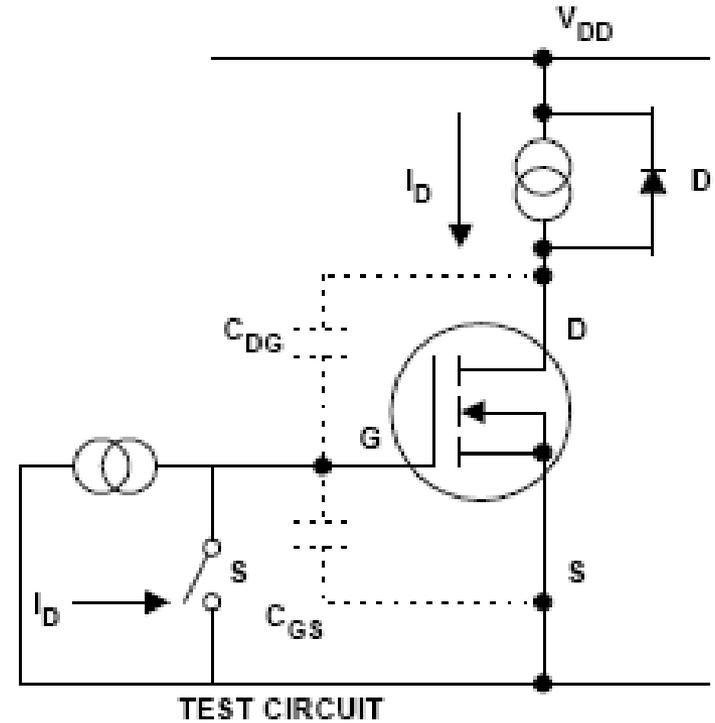
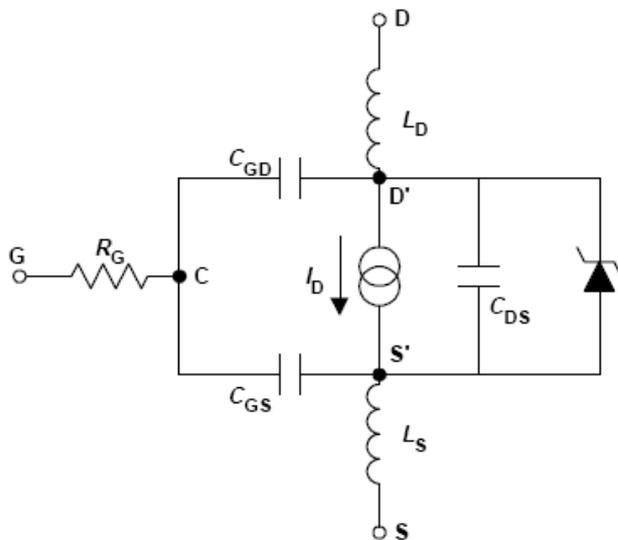
$$C_{RSS} = C_{GD} \quad C \text{ reversa}$$

$$C_{OSS} = C_{DS} + C_{GD} \quad C \text{ de salida}$$

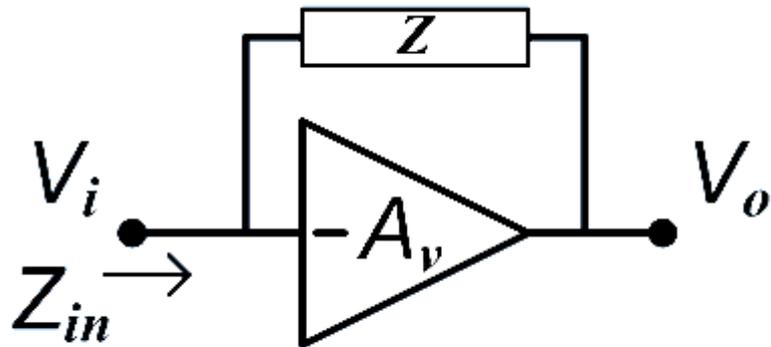
# MOSFET de potencia en conmutación



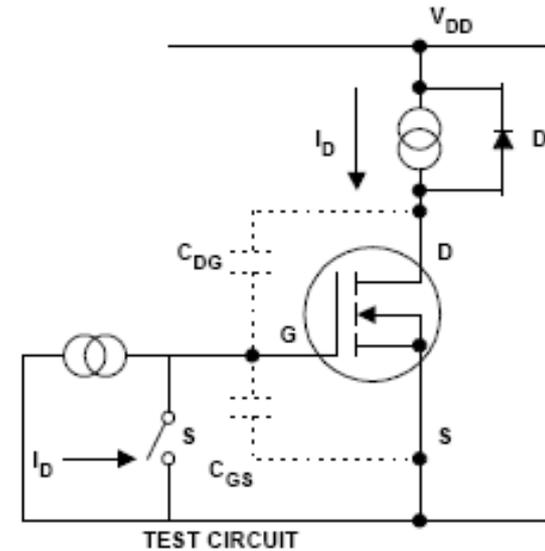
Modelos para conmutación



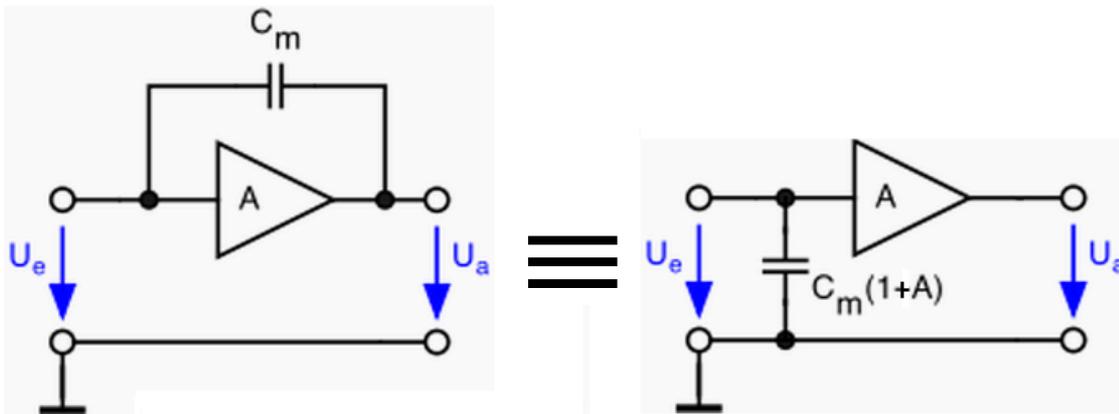
# Nota: Efecto Miller



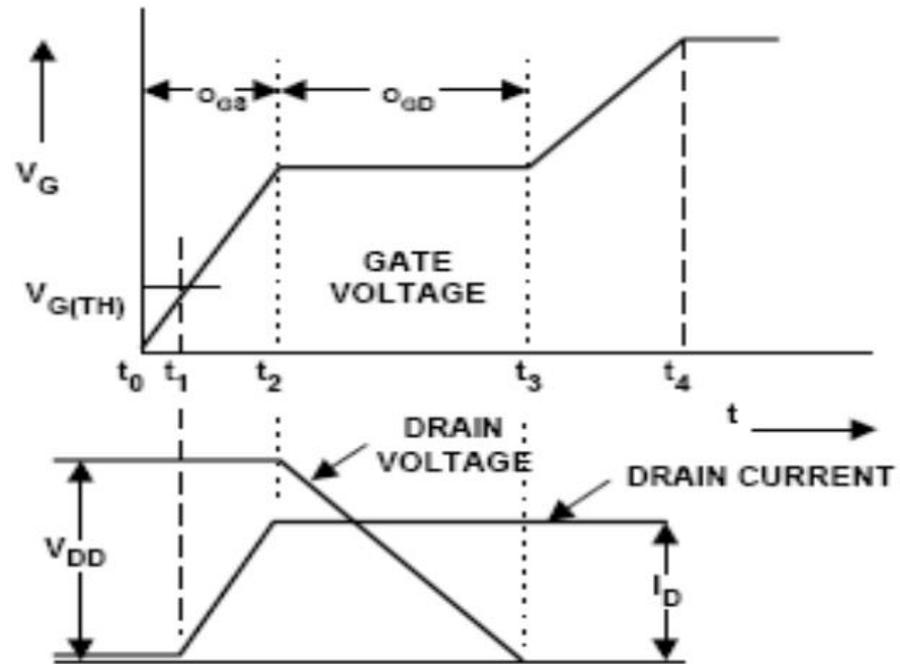
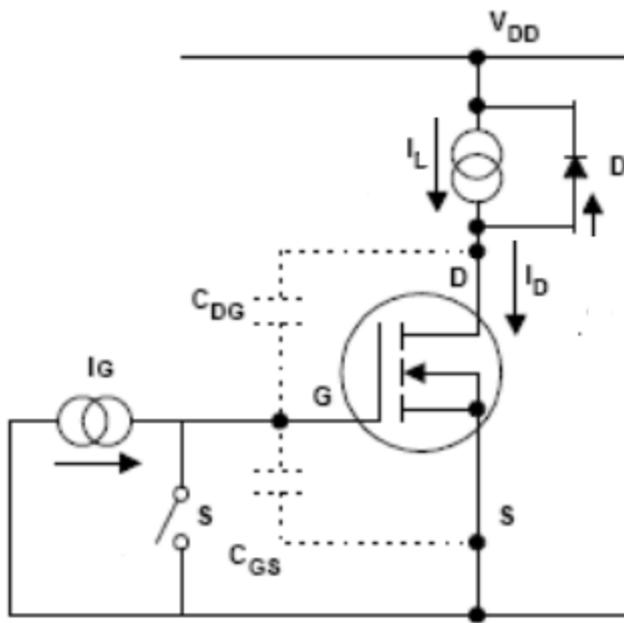
$$I_i = \frac{V_i - V_o}{Z} = \frac{V_i(1 + A_v)}{Z}$$



$$C_M = (1 + A_v) \cdot C_{DG}$$



# MOSFET de potencia: Encendido con corriente limitada



## Encendido:

- $t_0-t_1$ : La  $V_{GS}$  no llega a  $V_{G(TH)}$  del MOSFET,  $I_D=0$
- $t_1-t_2$ :  $I_D$  comienza a aumentar pero  $V_D$  no cae **mientras  $I_D < I_L$** , (hay caída en directo en diodo de recirculación).
- $t_2-t_3$ : Cuando  $I_D$  iguala a  $I_L$  se bloquea el diodo  $D$ , y una gran  $dV_{DS}/dt$  negativa se acopla por  $C_{GD}$  (capacitancia de Miller) impidiendo aumentar la  $V_{GS}$  ( $I_G$  debe cargar la  $C_{GD}$ )
- $t_3 \rightarrow$ :  $I_G$  termina de cargar las capacitancias  $C_{GD}$  y  $C_{GS}$  y prosigue el aumento de  $V_G$  hasta la plena conducción (aunque en la gráfica no se refleja, una mayor  $V_{GS}$  produce una  $R_{DS(on)}$  menor, y en consecuencia menores pérdidas de conducción).

## Apagado:

- Aparecen fenómenos similares que retrasan el apagado. Al aplicar una  $I_G$  negativa  $V_{GS}$  disminuye, pero en cuanto  $V_{DS}$  comienza a aumentar, la  $dV_{DS}/dt$  positiva se acopla por  $C_{GD}$  impidiendo bajar  $V_{GS}$ . Una vez descargada  $C_{GS}$  ( $C_{GD}+C_{GS}$ ).  $V_{GS}$  continúa bajando y en consecuencia  $I_D$ , hasta llegar a  $V_{Gsth}$  y de allí al bloqueo. En caso de carga inductiva aparece una sobretensión en  $V_D$ , moderada por el diodo de recirculación  $D$ . (ver IGBT)

# MOSFET de potencia: Encendido inducido (no deseado)

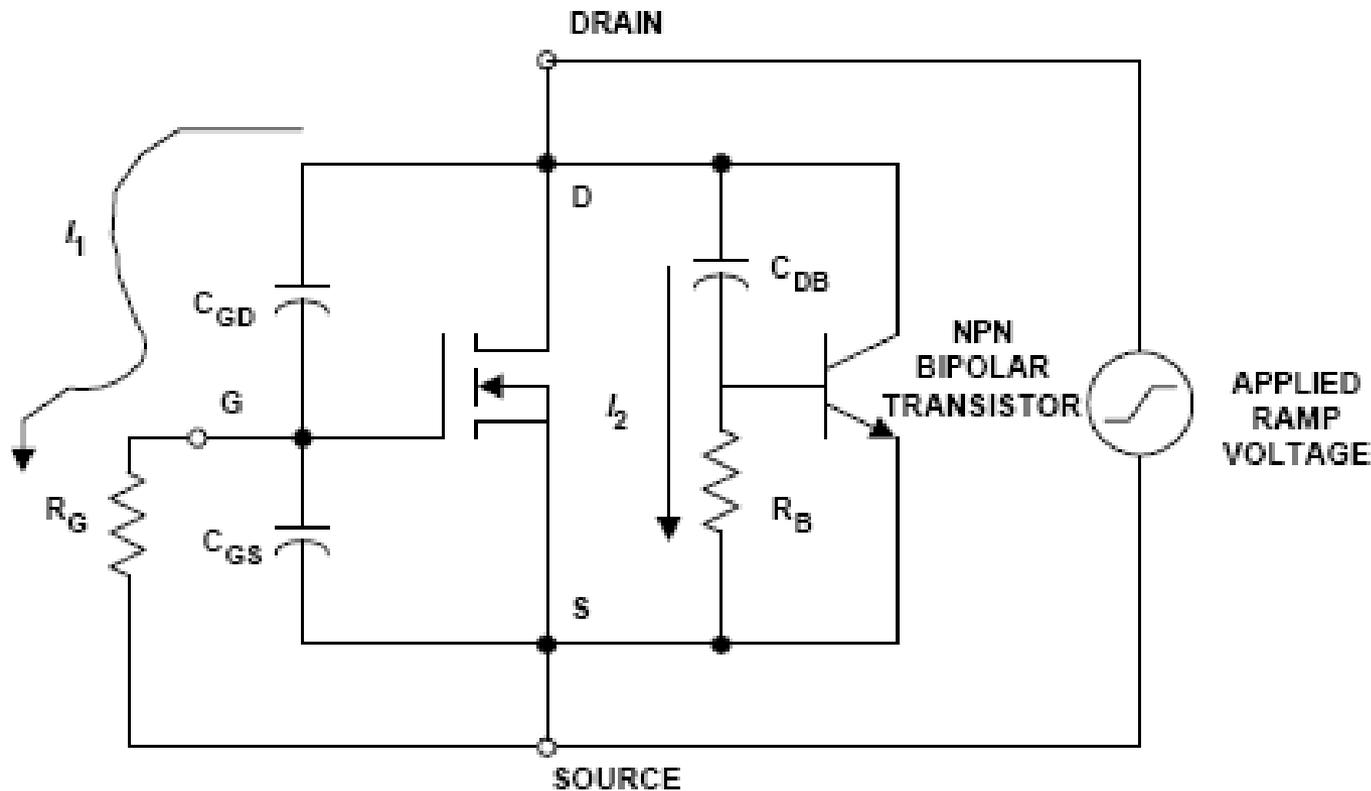
Encendido (no deseado) por  $dV/dt$ :

- Por puerta a través de  $C_{gd}$ : **(I1)**

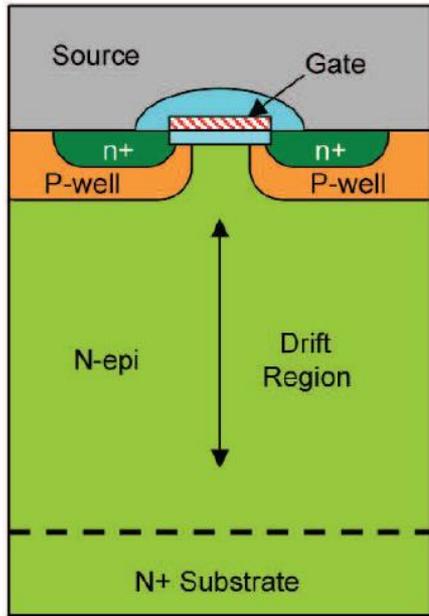
$$C_{gd} \cdot R_g \cdot dV/dt \geq V_{th} \rightarrow dV/dt \geq V_{th} / (C_{gd} \cdot R_g)$$

- Por encendido del transistor interno a través de  $C_{db}$  **(I2)**

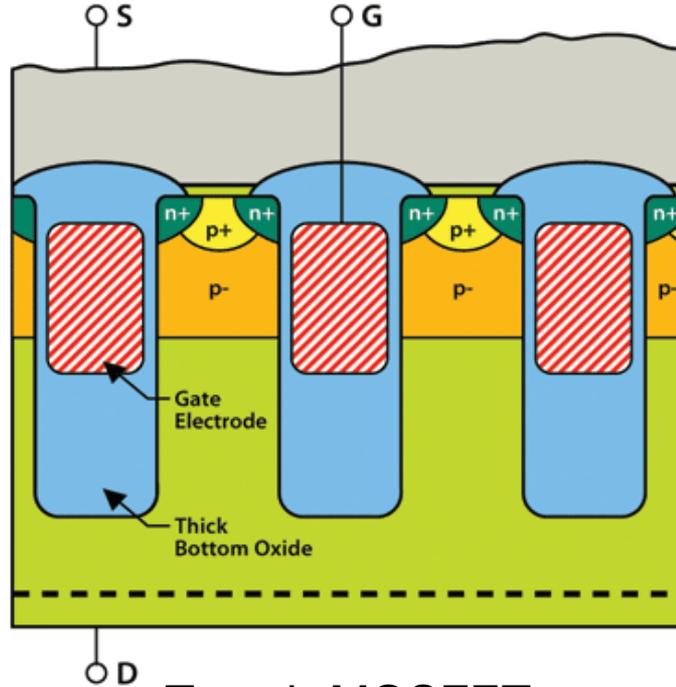
$$C_{db} \cdot R_b \cdot dV/dt \geq V_{be(th)} \rightarrow dV/dt \geq V_{be(th)} / (C_{db} \cdot R_b)$$



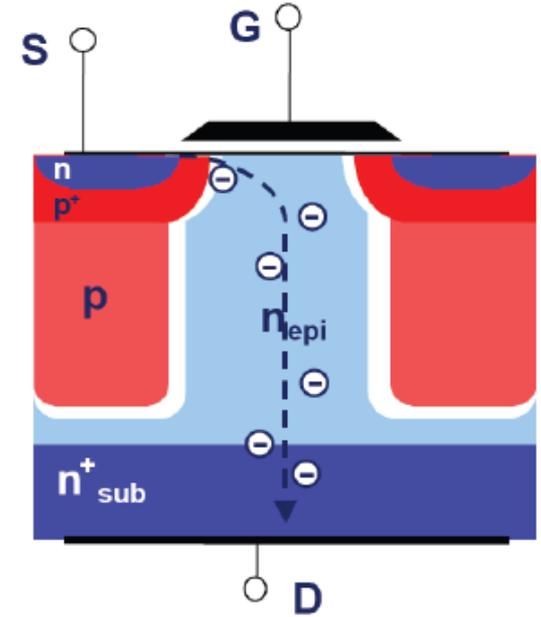
# MOSFET de potencia: Tecnologías



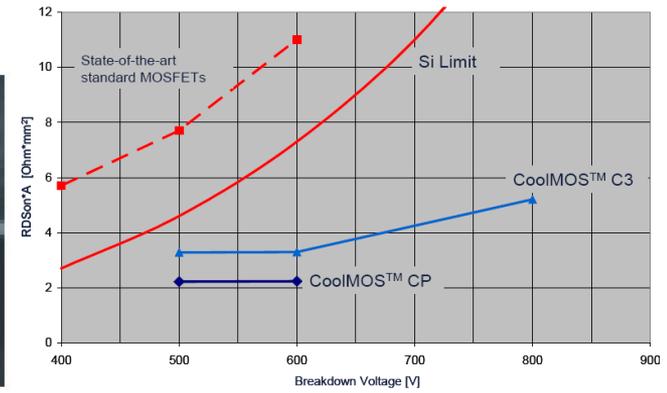
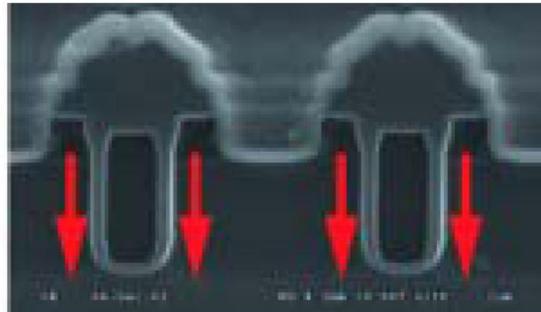
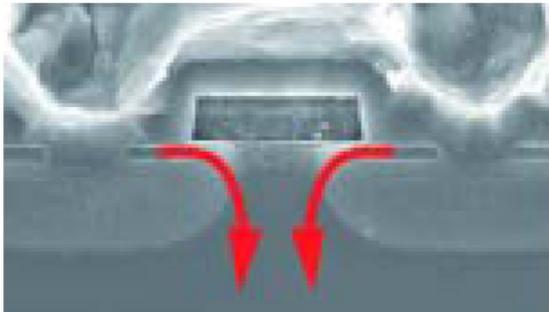
V-MOSFET, D-MOSFET  
HEXFET etc



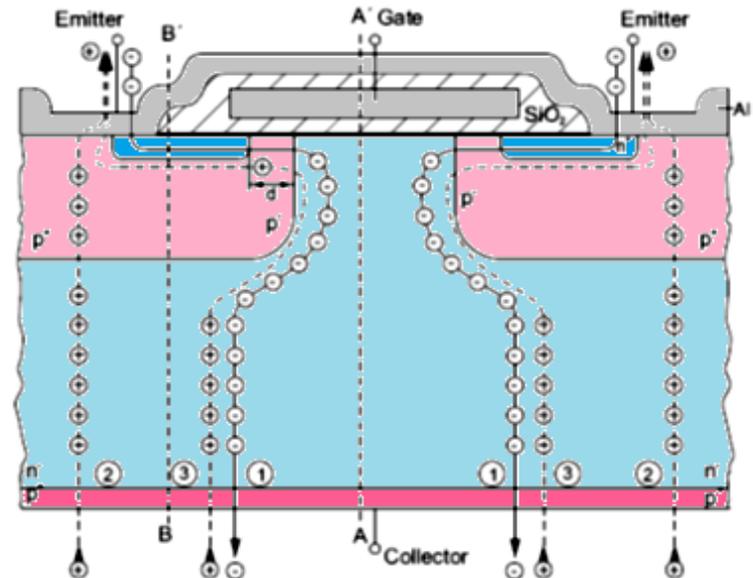
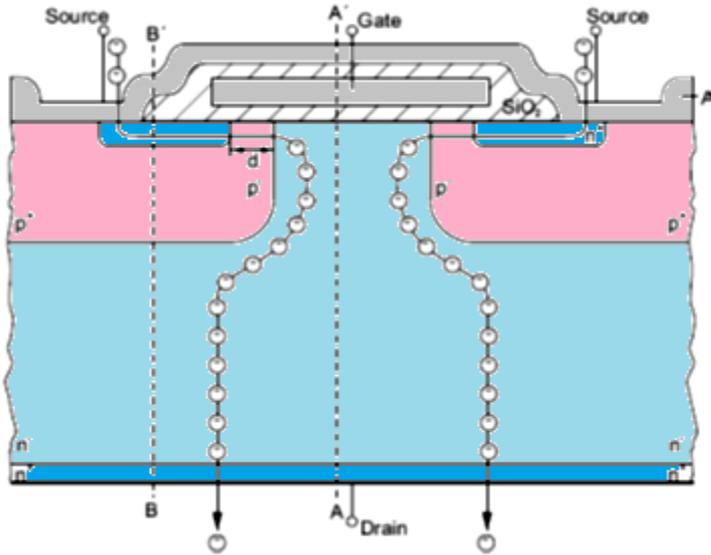
Trench-MOSFET



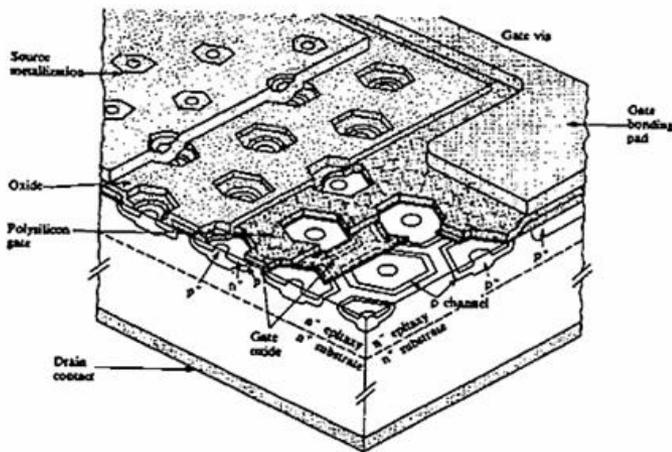
SJ-MOSFET (CoolMOS)



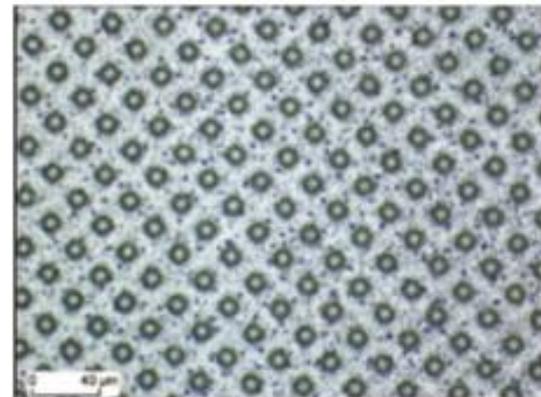
# IGBT: Similitudes y diferencias con MOSFET



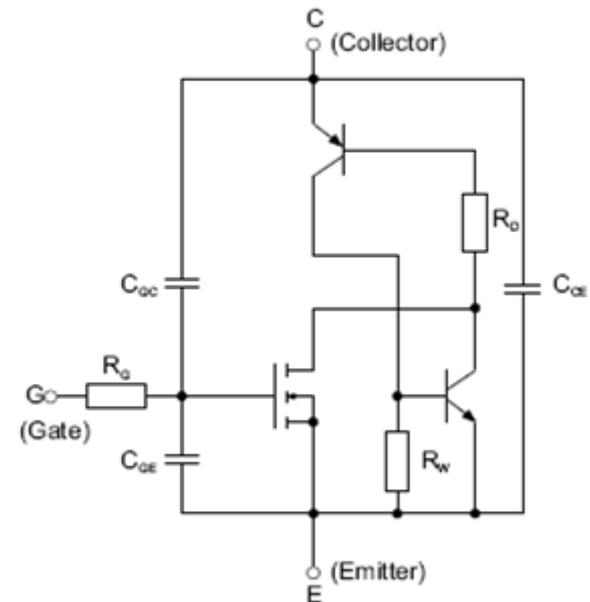
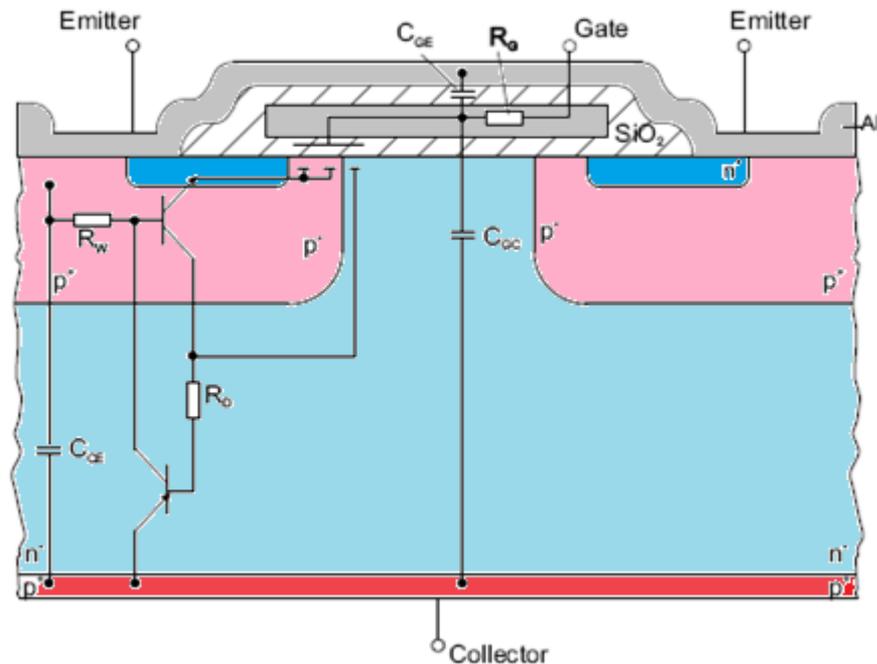
## MOSFET



## IGBT



# IGBT: elementos intrínsecos-circuito equivalente

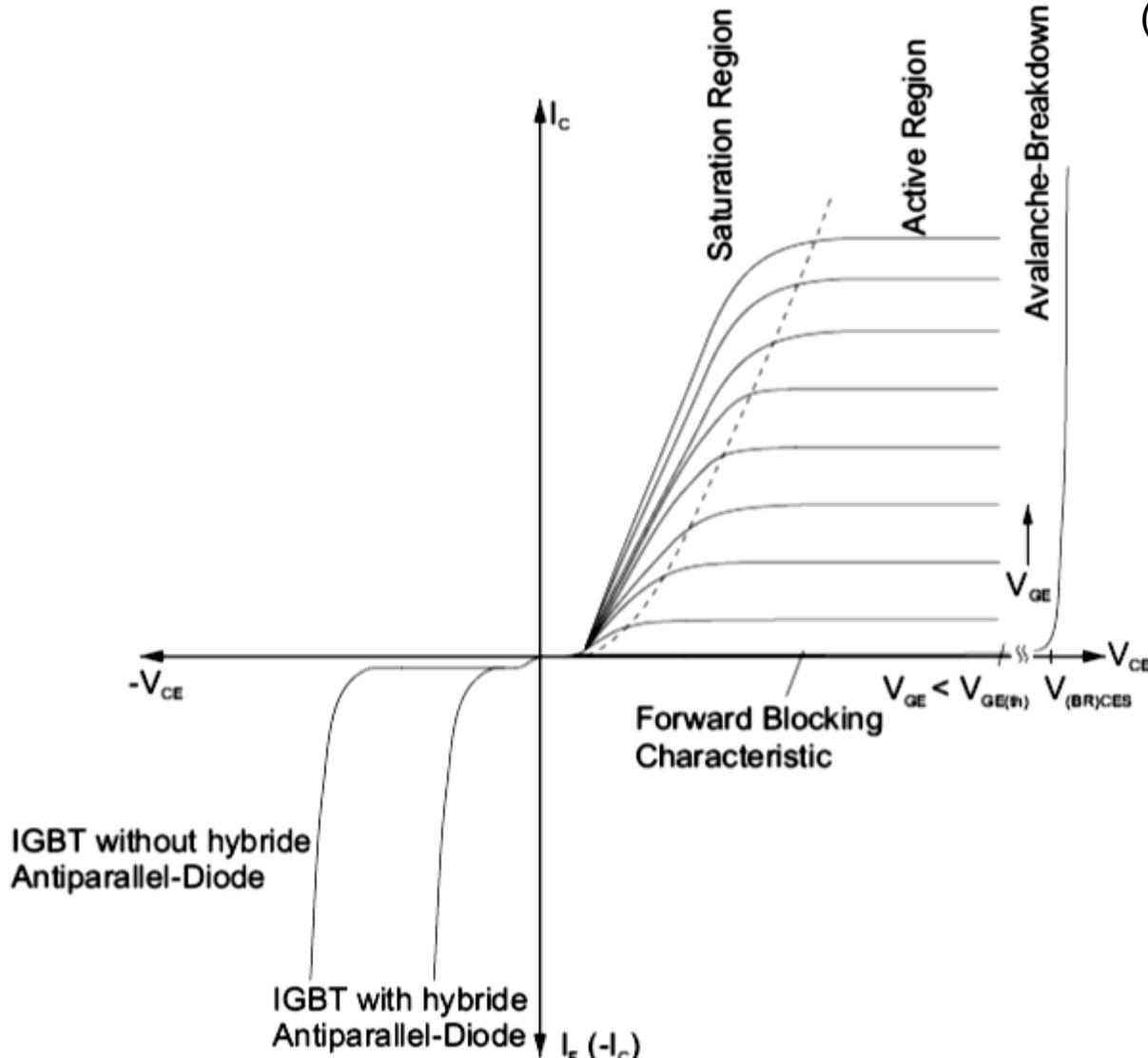


| Symbol   | Designation                      | Physical Description  |
|----------|----------------------------------|---|
| $C_{GE}$ | Gate-emitter capacitance         | Overlapping gate and source metallisation; dependent on gate-emitter voltage; independent of collector-emitter voltage                                    |
| $C_{CE}$ | Collector-emitter capacitance    | Junction capacitance between n <sup>-</sup> drift area and p-well; dependent on cell surface, breakdown voltage and collector-emitter voltage             |
| $C_{GC}$ | Gate-collector capacitance       | Miller capacitance; generated by overlapping of gate and n <sup>-</sup> drift area  |
| $R_G$    | Internal gate resistance         | Polysilicon gate resistance; additional series resistors are often needed in modules with several transistor chips to minimise oscillations between chips |
| $R_D$    | Drift resistance                 | Resistance of the n <sup>-</sup> region (base resistance of the PNP transistor)   |
| $R_W$    | Lateral resistance of the p-well | Base-emitter resistance of the parasitic bipolar NPN transistor   |

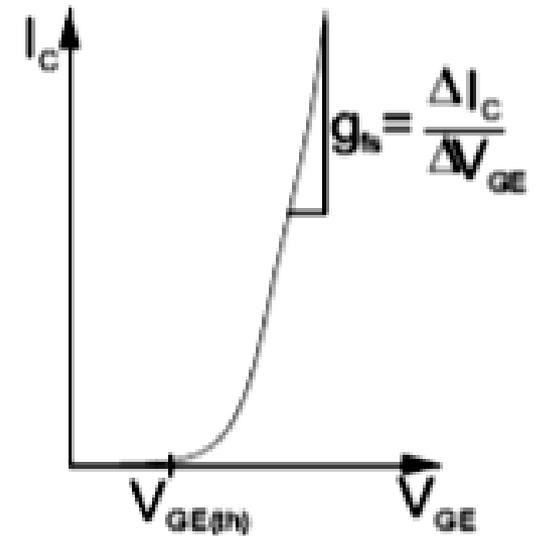
|   | IGBT                        |
|---|-----------------------------|
| Input capacitance                                 | $C_{ies} = C_{GE} + C_{GC}$ |
| Reverse transfer capacitance (Miller capacitance) | $C_{res} = C_{GC}$          |
| Output capacitance                                | $C_{oes} = C_{GC} + C_{CE}$ |

# IGBT: Curvas de salida directa-inversa – Curva de transferencia

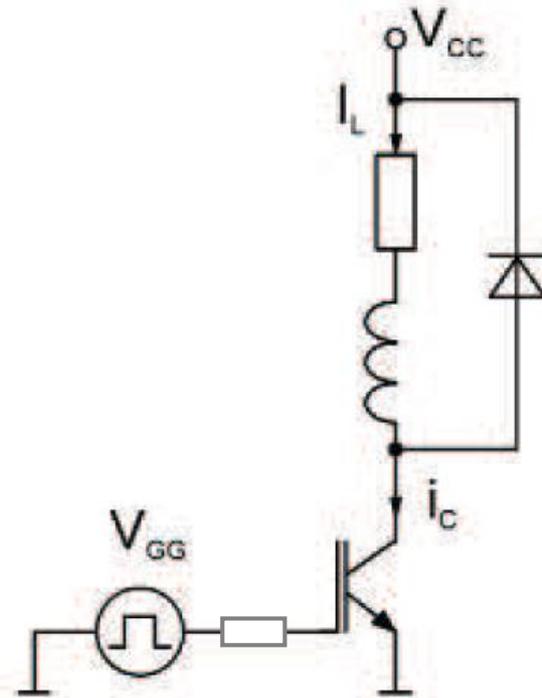
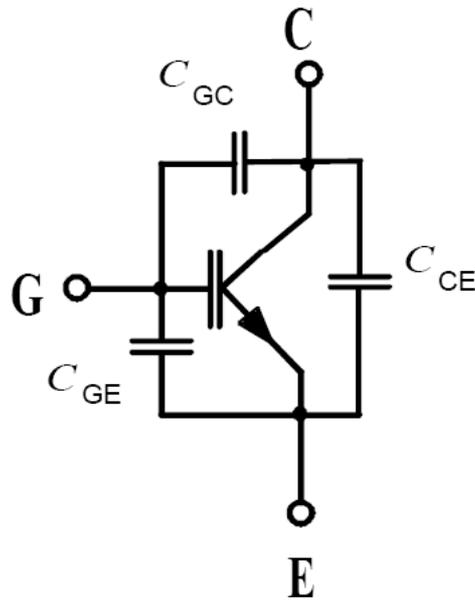
Curvas de salida (directa e inversa)



Curva de transferencia (para un valor dado de  $V_{CE}$ )

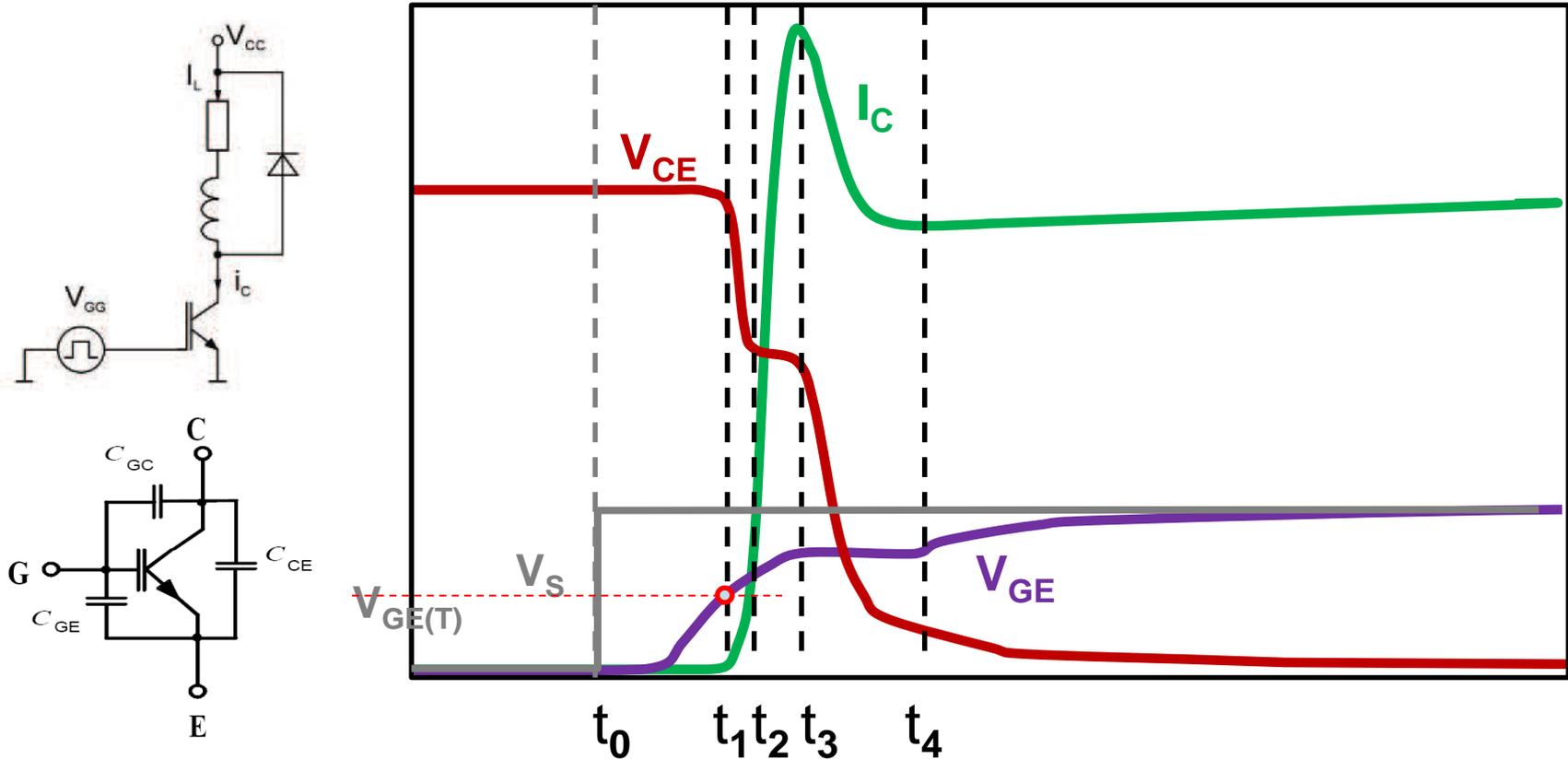


# Efectos durante la conmutación del IGBT



- $C_{GC}$  es la capacitancia parásita G-C, grande con bajos valores de  $V_{CG}$ , y menor para alta  $V_{CG}$ . Produce un efecto de realimentación negativa de la tensión de C a G (efecto Miller)
- $C_{CE}$  es la capacitancia del diodo integrado entre C y E, que se carga durante el bloqueo.

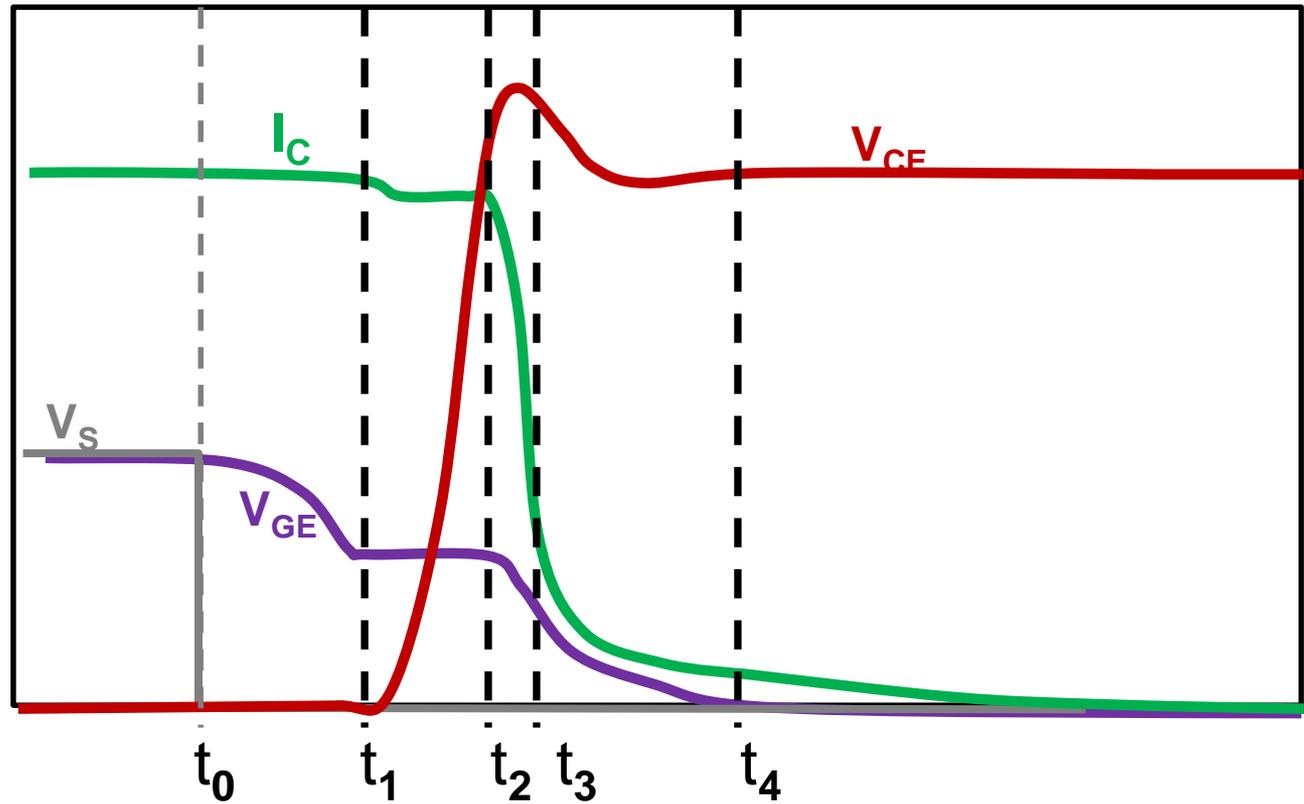
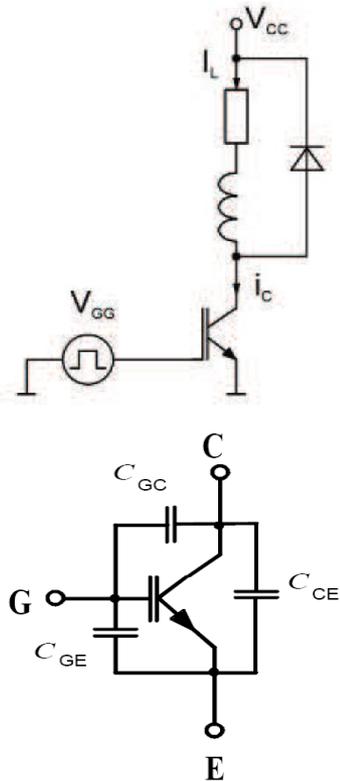
# Efectos en la conmutación del IGBT: Conducción



## Encendido por tensión (corriente limitada):

- $t_0$ - $t_1$ : La  $V_{GE}$  no llega a  $V_{GE(T)}$  del IGBT,  $I_C=0$
- $t_1$ - $t_2$ : Crece  $I_C$  y disminuye  $V_{CE}$  (y  $V_{CG}$ ).
- $t_2$ - $t_3$ :  $I_C$  tiene un sobrepico por la recuperación inversa del diodo *freewheeling*,  $V_{CE}$  no decae en este intervalo.
- $t_3$ - $t_4$ : Una gran  $dV_{CE}/dt$  negativa se acopla por  $C_{GC}$ , impidiendo aumentar la  $V_{GE}$  ( $I_G$  carga la  $C_{GC}$ )
- $t_4 \rightarrow$ : Al disminuir la magnitud de  $dV_{CE}/dt$  (y  $dV_{GC}/dt$ ),  $V_{GG}$  termina de cargar las capacitancias  $C_{GC}$  y  $C_{GE}$ .

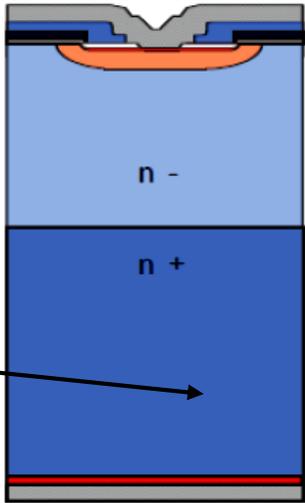
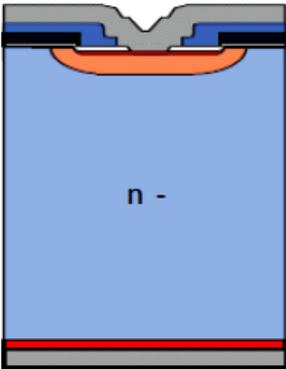
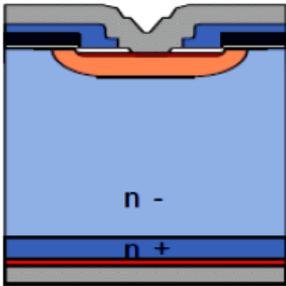
# Efectos en la conmutación del IGBT: Bloqueo



## Bloqueo:

- $t_0$ - $t_1$ : La tensión de puerta  $V_{gs}$  disminuye hasta que empieza a crecer  $V_{ce}$
- $t_1$ - $t_2$ : Una pequeña disminución de  $I_c$  inicia un aumento de  $V_c$ , que se acopla a través de  $C_{GC}$  aportando carga a G, que la excitación debe drenar. En este intervalo  $V_{GE}$  se mantiene casi constante.
- $t_2$ - $t_3$ : Terminada de cargar  $C_{GC}$ ,  $V_{GE}$  e  $I_c$  disminuyen rápidamente, provocando el pico de tensión en  $t_3$  debido a la fem de la carga inductiva.
- $t_3$ - $t_4 \rightarrow$ :  $V_{gs} < V_{th}$ ,  $I_c$  termina de extinguirse (*tail current*).

# IGBT: PT vs NPT

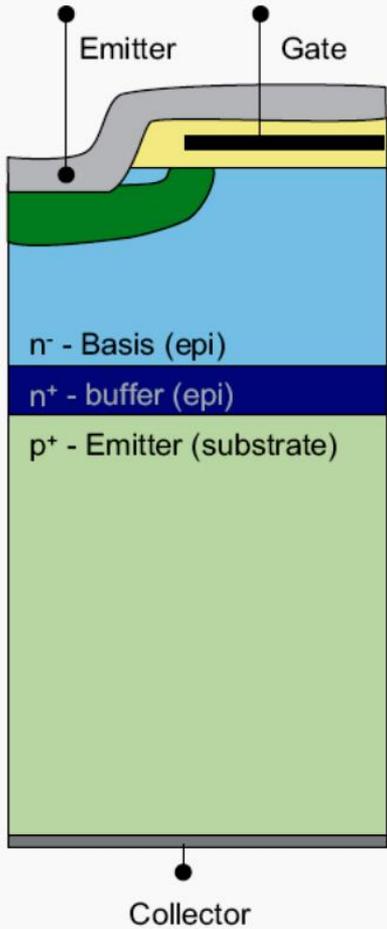
|           | Punch Through (PT)  | Non - Punch Through (NPT)  | Soft Punch Through (SPT)  |
|-----------|---|--|---|
| Structure |  |  |  |
| Features  | Some devices show snappy turn-off at high $V_{DC}$                                | Positive temperature coefficient of on-state<br>Extremely rugged                   | Positive temperature coefficient of on-state<br>Extremely rugged<br>Low losses      |
| Material  | Epitaxial   | Float Zone   | Float Zone  |

N+ acelera la recombinación de huecos (disminuye  $T_{off}$ )

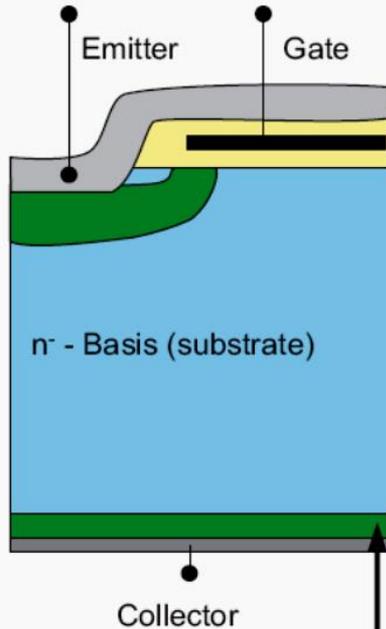
|                         | PT   | NPT                                   |
|-------------------------|--|---------------------------------------|
| Pérdidas de conmutación | bajo $T_{off}$ (tail current)              | medio $T_{off}$                       |
| Pérdidas de conducción  | bajas, disminuyen con T                    | medias, aumentan con T                |
| Conexión en paralelo    | difícil $V_{ce} T^{\circ} \text{ co } (-)$ | Fácil ( $T^{\circ} \text{ coef } +$ ) |
| Resiste cortocircuito   | limitado                                   | Sí                                    |

# IGBT: Generaciones

Punch Through



IGBT (1/2)  
Punch Through



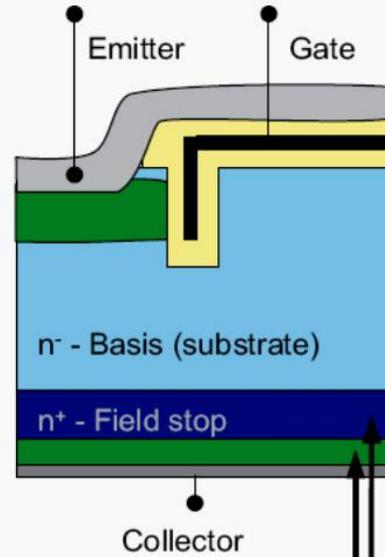
Advantage

- Implanted back-emitter, better adjustable

Performance

- Lower switching losses
- Higher switching robustness

IGBT3  
Trench + Field stop



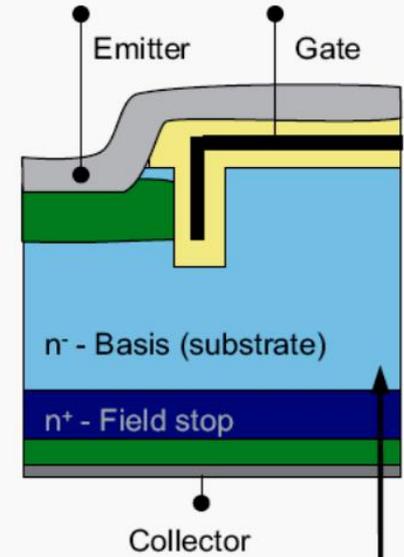
Advantage

- Implanted back-emitter
- Implanted field stop enables thinner base region

Performance

- Lower  $V_{CE(sat)}$
- Lower switching losses
- Robustness like NPT

IGBT4  
Trench + Field stop



Advantage

- Optimised charge carrier Modulation

Performance

- Lower switching losses
- Improved "softness"
- Robustness like NPT

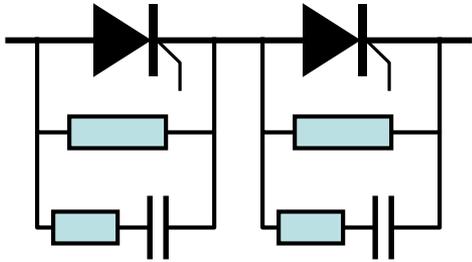
## 5) Agrupamiento de dispositivos

---

# 5) Conexión en serie y paralelo

## Conexión Serie

- Se utiliza cuando la tensión de bloqueo requerida por la aplicación supera las especificaciones de bloqueo de los dispositivos.
- Debe utilizarse externamente resistencias y capacitores en paralelo con cada elemento para equilibrar las tensiones durante el bloqueo y la conmutación.
- Mientras más estricto deba ser el equilibrio, menores deberán ser los valores de las R y mayores los de los C.



## Conexión paralelo

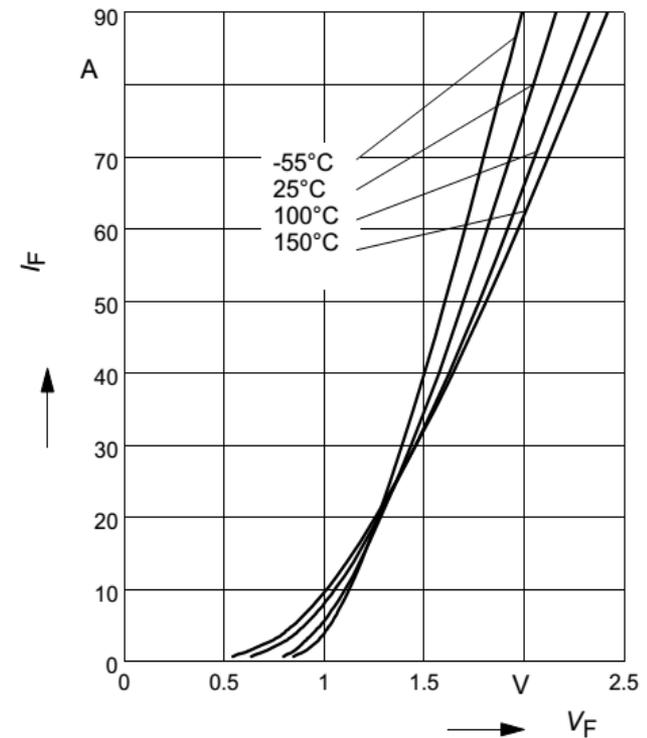
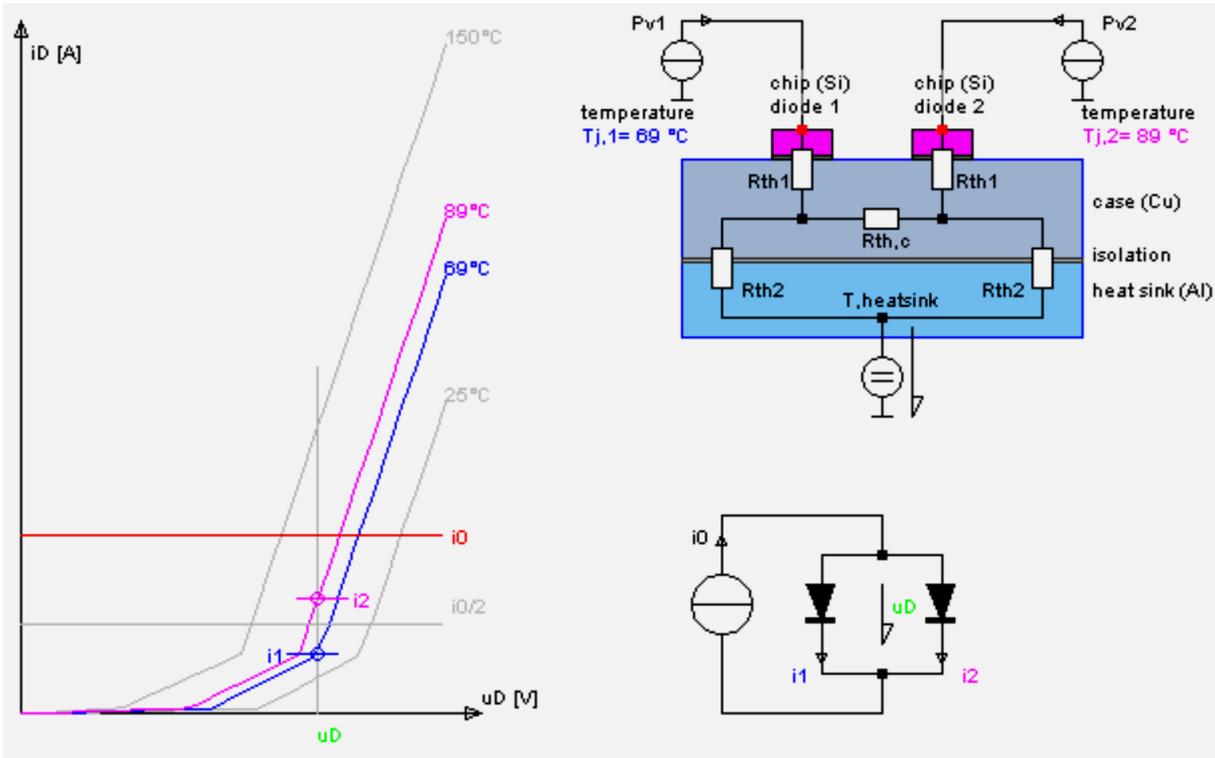
- Se utiliza cuando la corriente de conducción requerida por la aplicación supera las especificaciones de corriente o disipación de los dispositivos.
- En los dispositivos con coeficiente positivo de temperatura para la caída de tensión en conducción (Ej MOSFET) la corriente tiende a distribuirse uniformemente (ej 50/50 para 2 elementos).
- En dispositivos con coeficiente negativo de temperatura (Ej tiristores, diodos, IGBTs) es fundamental emparejar sus características y equilibrar térmicamente los elementos. A pesar de esto la corriente se va a distribuir de manera despareja, por ejemplo 60/40 para 2 elementos. Se utilizan métodos estadísticos para determinar la distribución esperable de corrientes en el peor caso (Monte Carlo: simulación con variación aleatoria de parámetros de dispositivos según especificaciones del fabricante)

La conmutación debe ser lo más simultánea posible.

# Diodos/Tiristores en paralelo

## Ejemplo: Diodos en paralelo

- Se simula la redistribución de corrientes durante la conducción, y la influencia del desbalance térmico, según ubicación en disipador



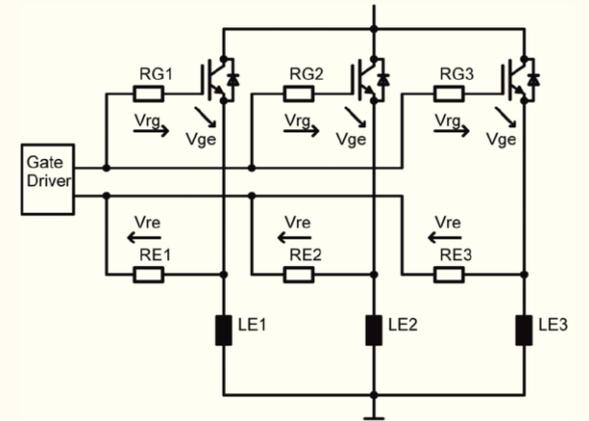
Diodo paralelizable (infineon IDB30E60)  
(no *Thermal Runaway*)

# IGBTs en paralelo

Utilizar un mismo *driver* para evitar defasajes de la excitación.

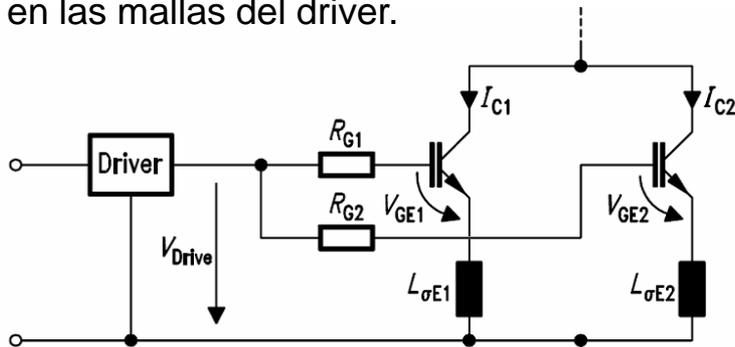
$R_{G1}$ ,  $R_{G2}$ ,  $R_{G3}$ , aseguran una distribución de la excitación.

$R_{E1}$ ,  $R_{E2}$ ,  $R_{E3}$  conectadas directamente sobre los emisores compensan los desbalances de las  $L_{Ei}$  (parásitas)

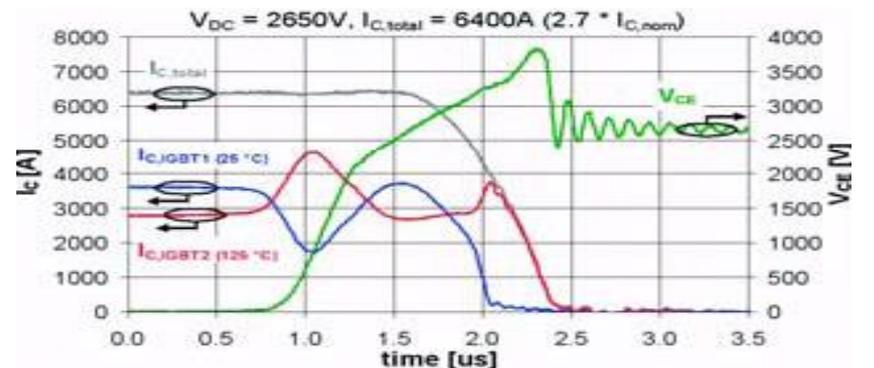
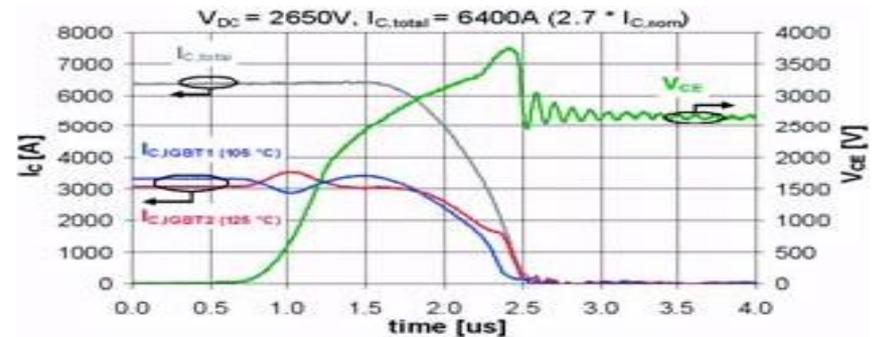


## Ejemplo:

- Se muestra el efecto de desbalances térmicos de 20° y 100° en la redistribución de corrientes durante la conducción y durante la conmutación. También el efecto de oscilación durante el paso a bloqueo (*Turn-off*) por inductancias parásitas en las mallas del driver.



Revista Bodo's Power Marzo 2007, pp 28-31



## 6) Encapsulados para PSD – Cálculo Térmico

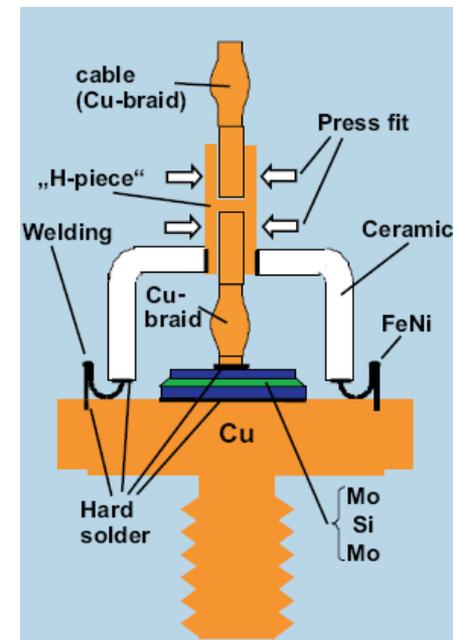
---

# Encapsulado *Stud* y Base plana



**Stud:** consiste en un tornillo que asegura el contacto eléctrico y térmico con el disipador mediante un torque definido en las hojas de datos.

**Flat base:** en vez de tornillo tiene una base plana con bridas para el montaje con tornillos al disipador de calor. Estos encapsulados no requieren soldaduras en la zona de trabajo por lo que se facilita un montaje que soporte la temperatura nominal del dispositivo.

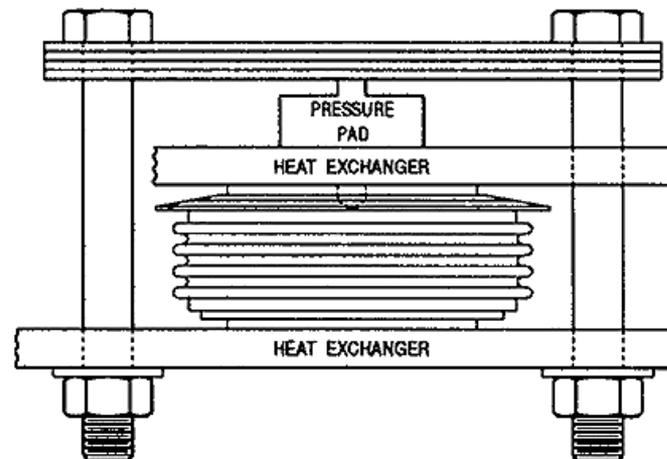
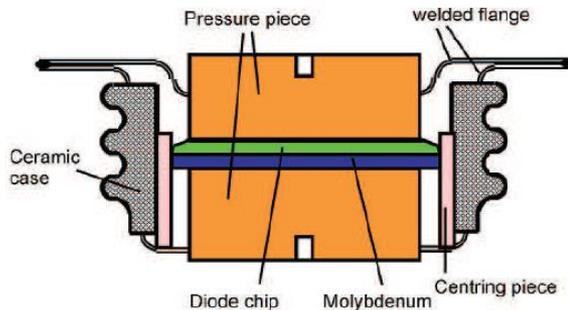


# Encapsulado Disco



En el encapsulado **Disk** o **press pack** los terminales están conectados internamente a presión. Al no tener conexiones soldadas ni aleadas, ofrece la mayor la robustez frente a ciclos térmicos, pues permite que los componentes internos con distinto coeficiente de dilatación térmica se muevan independientemente.

Para funcionar **DEBEN ESTAR PRESIONADOS EXTERNAMENTE** para asegurar el contacto interior. **NUNCA** se debe utilizar un dispositivo disco sin la presión mecánica externa adecuada. El valor adecuado de esta fuerza axial se encuentra especificado, y debe aplicarse a través del disipador, lo que asegura una distribución uniforme de la presión.

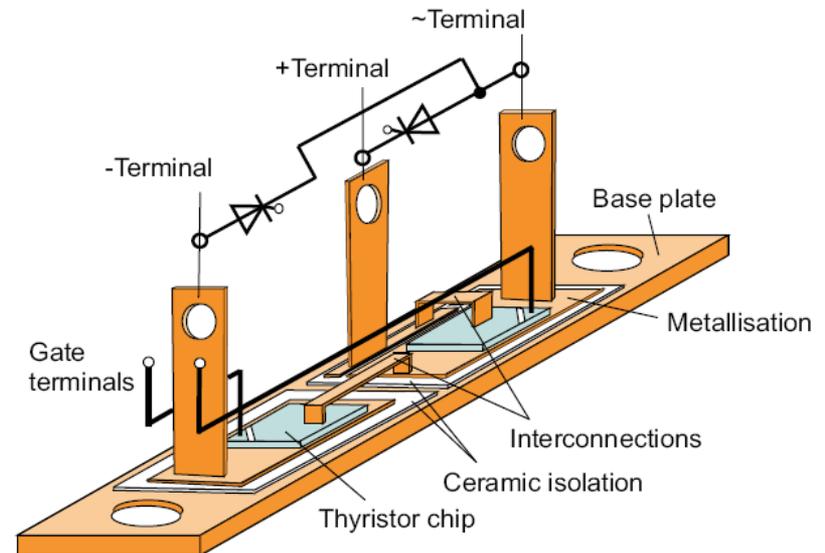
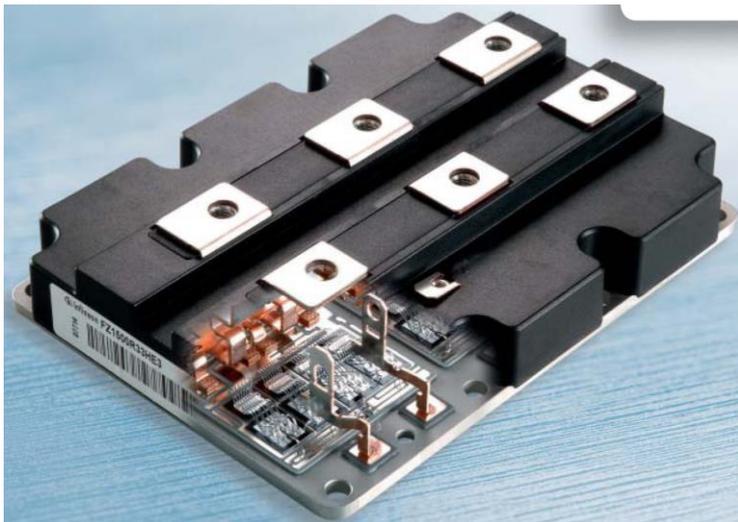


Roughness 0.8  $\mu\text{m}$   
Flatness 10 a 15  $\mu\text{m}$   
diámetros 50 a 100mm  
Fm 1 a 5kN/cm<sup>2</sup>

# Encapsulado en módulo



El encapsulado tipo **módulo** consiste en una base de metal (no siempre) que conduce el calor al disipador de calor, una placa cerámica conductora del calor pero aislante eléctrico entre las partes activas y la base, uno o varios elementos semiconductores interconectados, y una caja protectora de plástico con terminales roscados.



# Encapsulados para MOSFETs de potencia

| MOSFET DE POTENCIA  |  |   |  |
|---|--|---|--|
| Encapsulados y Figuras  |  |   |  |
| <p>DIL-4</p>             | <p>SO-8</p>   | <p>SOT-227</p>                  | <p>TO-3</p>                     |
| <p>TO-3P<br/>TO-247</p>  | <p>TO-39</p> <p>BOTTOM VIEW</p>  <p>01<br/>02<br/>03</p> <p>1 - DRAIN<br/>2 - GATE<br/>3 - SOURCE</p> | <p>TO-92</p>                   |  |
| <p>TO-220</p>           | <p>T-220-5</p>   | <p>TO-251AA</p> <p>I PACK</p>  | <p>TO-252AA</p> <p>D PACK</p>  |
| <p>TO-262</p>          | <p>TO-263-3</p> <p>D2PAK</p>    | <p>TSMD</p>                  |  |

G. M. Electrónica S. A. - Av. Rivadavia 2458 - C1034ACQ - Ciudad Autónoma de Buenos Aires - Argentina - Tel.: (011) 4953-041 / 71324 - Fax: (011) 4953-2971

Web: <http://www.gmelectronica.com.ar> - E-mail: [ventas@gmelectronica.com.ar](mailto:ventas@gmelectronica.com.ar)

# Tecnologías de conexión eléctrica-mecánica-térmica

## Técnicas:

- Soldadura térmica
- Soldadura ultrasónica (*wire bonding*)
- Sinterizado de plata (*diffusion sinthering*)
- Contacto flexible

## Factores:

- Temperatura
- Ciclos térmicos
- Vibración
- Corrosión

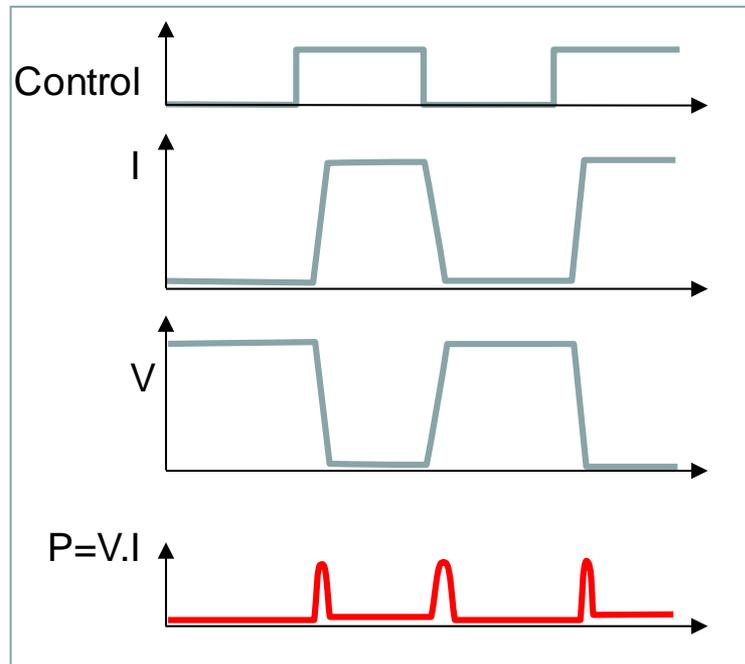
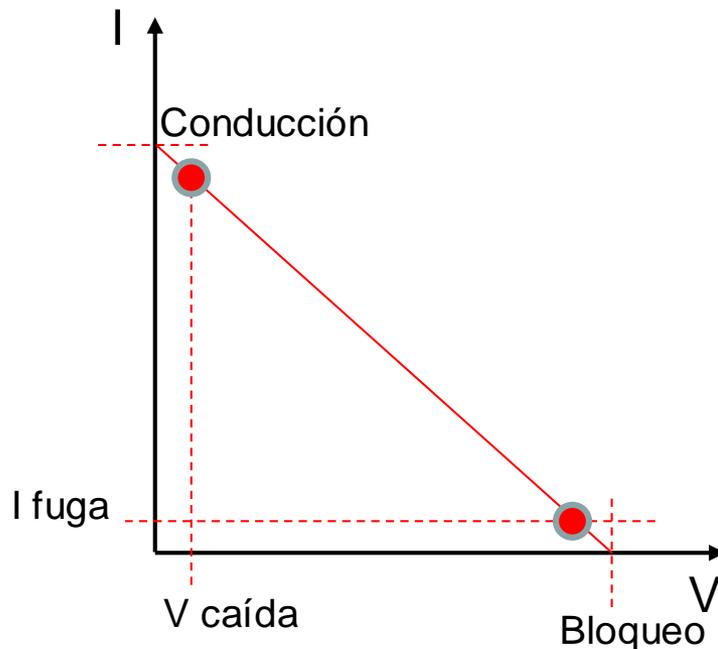
| Property                      |       | Solder layer SnAg(3) | Ag sintered layer |
|-------------------------------|-------|----------------------|-------------------|
| Melting point                 | °C    | 221                  | 962               |
| Heat conductivity             | W/mK  | 70                   | 240               |
| Electric conductivity         | MS/m  | 8                    | 41                |
| Typical layer thickness       | µm    | 90                   | 20                |
| Thermal expansion coefficient | ppm/K | 28                   | 19                |

# Disipación del calor – Cálculo térmico

Cualquier dispositivo de potencia (diodo, BJT, Tiristor, MOSFET, IGBT etc) aún trabajando en conmutación, tendrá pérdidas.

Las **pérdidas estáticas** se deben a que el dispositivo en **conducción** (llave cerrada) presenta una **caída de tensión**, y en **bloqueo** (llave abierta) una **corriente de fuga**. Suele ser más significativa la **pérdida en conducción** que la **pérdida en bloqueo**.

Por otra parte, y durante el paso de un estado al otro se produce la existencia simultánea de corriente y tensión de un valor significativo, dando lugar a pulsos de potencia con máximos en la zona central de la recta de carga. Si el dispositivo trabaja conmutando a una cierta frecuencia habrá entonces un valor de potencia media, proporcional a esta frecuencia de conmutación. Esta potencia constituye las **pérdidas dinámicas** o **pérdidas en conmutación**.



# Disipación del calor en dispositivos de potencia

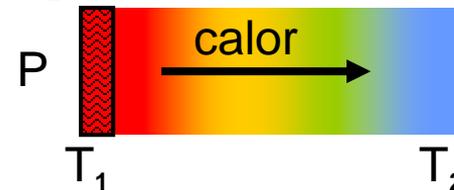
La suma de ambas pérdidas (estáticas y dinámicas) provocan que el dispositivo eleve su temperatura. Es importante determinar que la temperatura a la que estará sometido el semiconductor, denominada **Temperatura de Juntura  $T_J$**  esté por debajo de la temperatura máxima  **$T_{Jmax}$**  indicada por el fabricante, por un margen razonable, por ejemplo 10 a 20°C, aún a la mayor temperatura ambiente esperable.

La diferencia que se produce entre la de juntura  **$T_J$**  y la temperatura ambiente  **$T_A$**  es directamente proporcional a la potencia disipada, e inversamente proporcional a la conductividad térmica del camino entre la juntura y el ambiente. En las hojas de datos de los dispositivos se suele especificar, en vez de la conductividad térmica, su inversa que es la resistencia térmica.

Así podemos definir la Ley de Fourier, análoga a la Ley de Ohm, en la que en vez de corriente (flujo de portadores) se produce el **flujo de calor** que es la potencia generada en un punto 1  **$P_1$** , en vez de Resistencia Eléctrica se tiene la **Resistencia Térmica,  $R_{\theta}$  o  $R_{th}$**  y en lugar de diferencia de potencial  **$V_1 - V_2$**  se produce una **Diferencia de Temperatura  $\Delta T = T_1 - T_2$**

Es decir,  **$\Delta T = P_1 \cdot R_{\theta 12}$**

O también  **$T_1 = T_2 + P_1 \cdot R_{\theta 12}$**



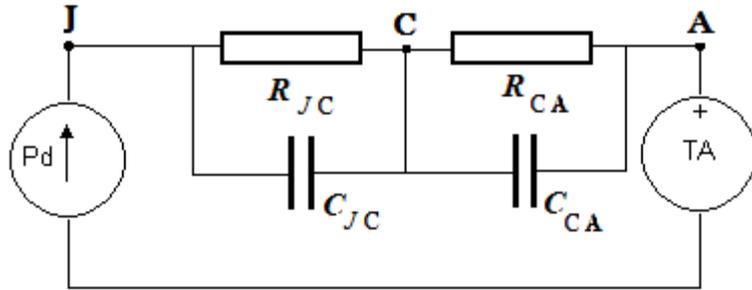
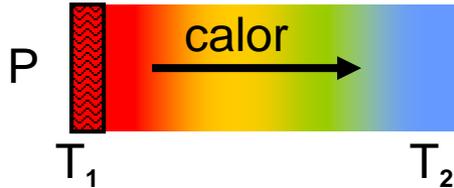
Cuando la producción de calor no es constante sino pulsante, cobra importancia la capacidad calorífica del medio que rodea a la fuente de calor. Esta capacidad calorífica actúa de manera análoga a la capacitancia eléctrica. En estos casos se habla entonces de **Impedancia térmica  $Z_{\theta}$  o  $Z_{th}$** .

En ambos casos,  **$Z_{\theta}$  o  $R_{\theta}$** , se trata de una simplificación, ya que se está asignando un único escalar que representa la inversa de la conductividad conjunta de los múltiples caminos para el flujo del calor desde la zona de generación hacia el ambiente.

# Disipación del calor – Cálculo térmico

$R_{TH}$  ó  $R_{\theta}$ : Resistencia térmica  
 $Z_{TH}$  ó  $Z_{\theta}$ : Impedancia térmica

$$Z_{th}(t) = \frac{T_1(t) - T_2(t)}{P}$$



**Sin disipador:**

$$R_{JA} = 40 \text{ }^{\circ}\text{C/W}$$

$Z_{THJC}$  Impedancia térmica juntura-carcasa  
 $Z_{THCS}$  Impedancia térmica carcasa-disipador  
 $Z_{THSA}$  Impedancia térmica disipador-ambiente  
 $Z_{THJA}$  Impedancia térmica juntura-ambiente

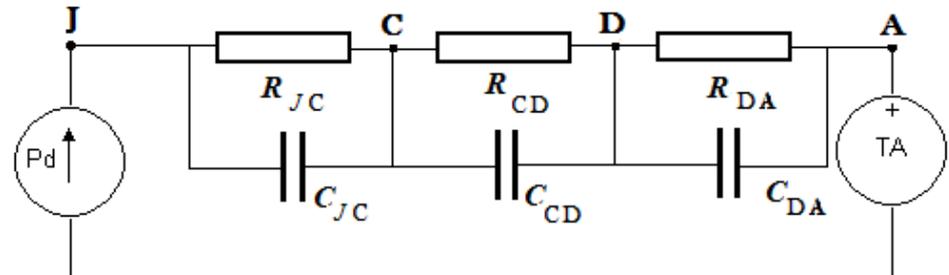
Ej: IRF530 MOSFET Encapsulado TO-262

$$R_{thJC} = 2.15 \text{ }^{\circ}\text{C/W}$$

$$R_{thJA} = 40 \text{ }^{\circ}\text{C/W}$$

$$R_{thCS(\text{Típica})} = 2 \text{ }^{\circ}\text{C/W}$$

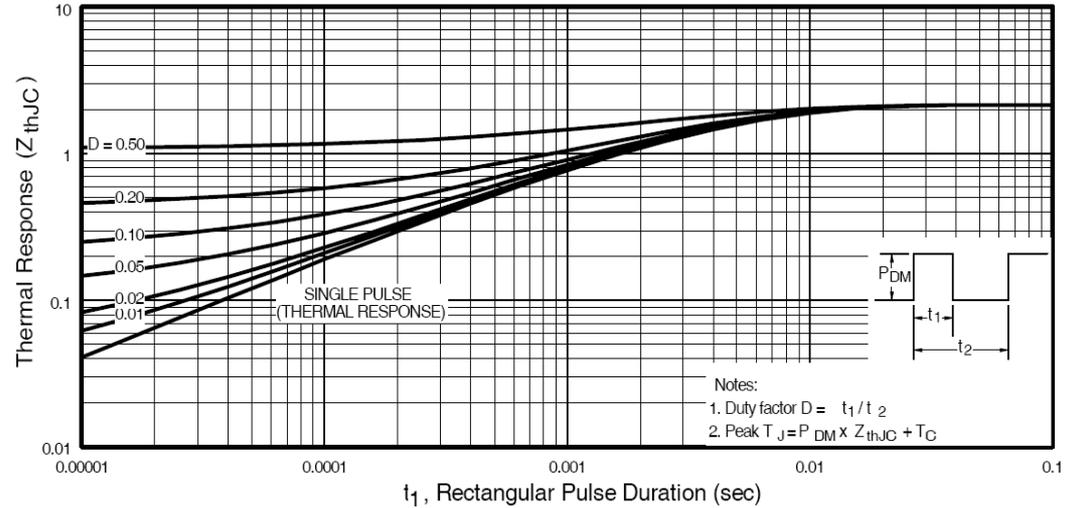
$$R_{thSA} = 6 \text{ }^{\circ}\text{C/W (ejemplo de disipador)}$$



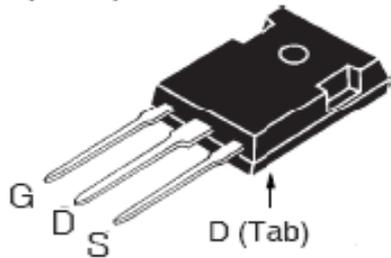
**Con disipador:**

$$R_{JA} = R_{JC} + R_{CS} + R_{SA} = 2,15 + 2 + 6 = 10,15 \text{ }^{\circ}\text{C/W}$$

# Disipación – Impedancia térmica (1)



TO-247 (IXTH)



TO-268 (IXTT)

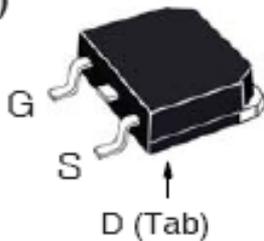
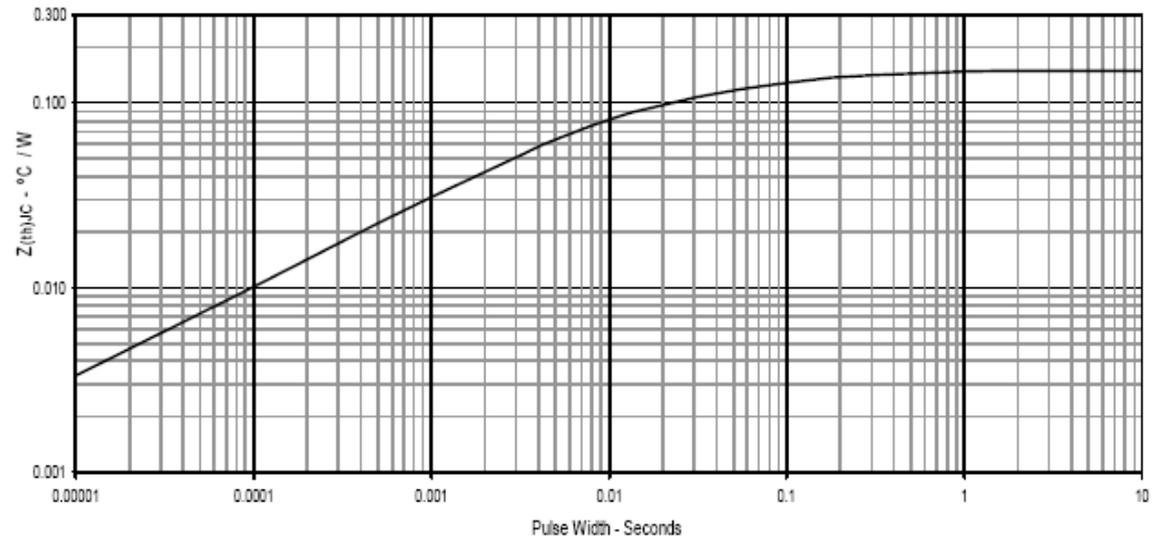


Fig. 19. Maximum Transient Thermal Impedance



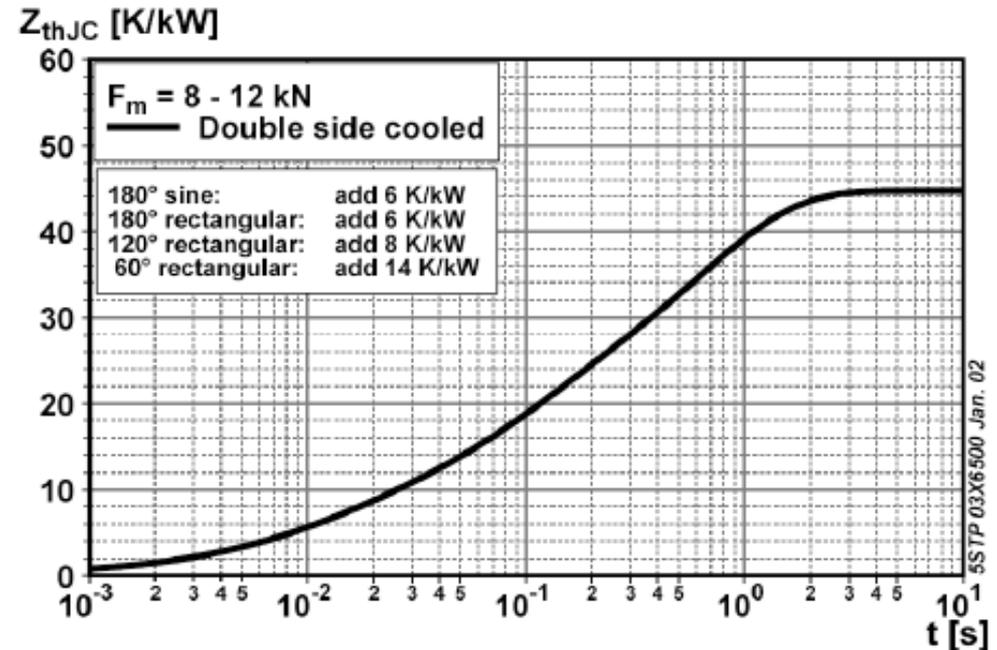
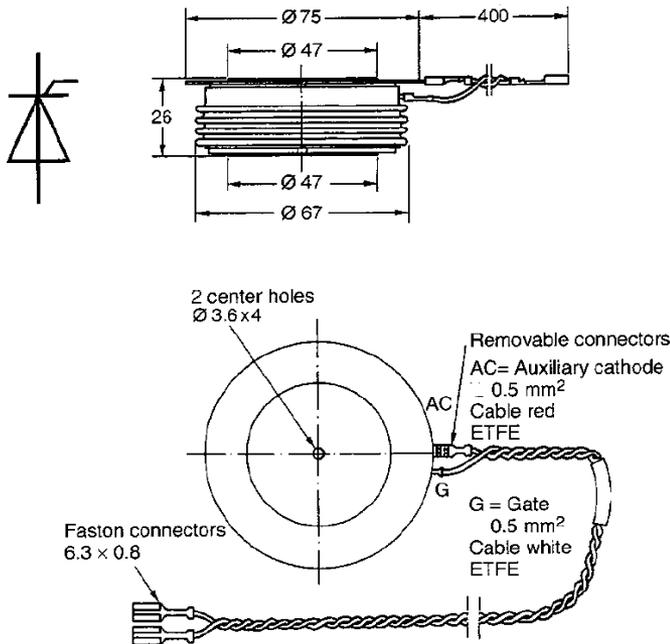
# Disipación – Impedancia térmica (2)

## 5STP 03X6500 (Tiristor ABB 6500V, 550A)

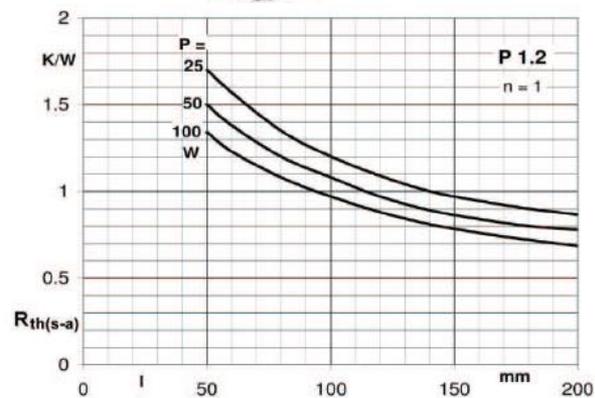
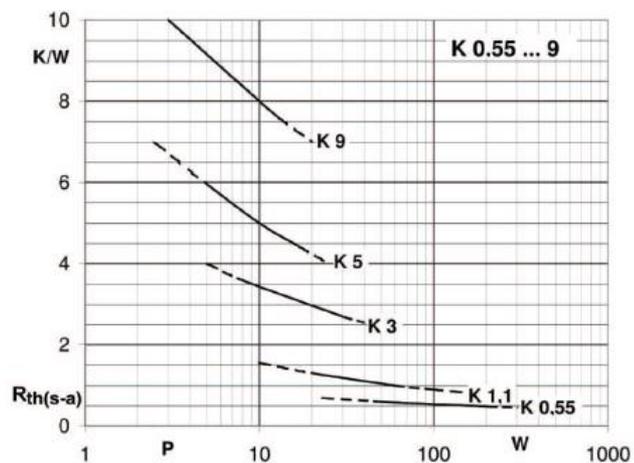
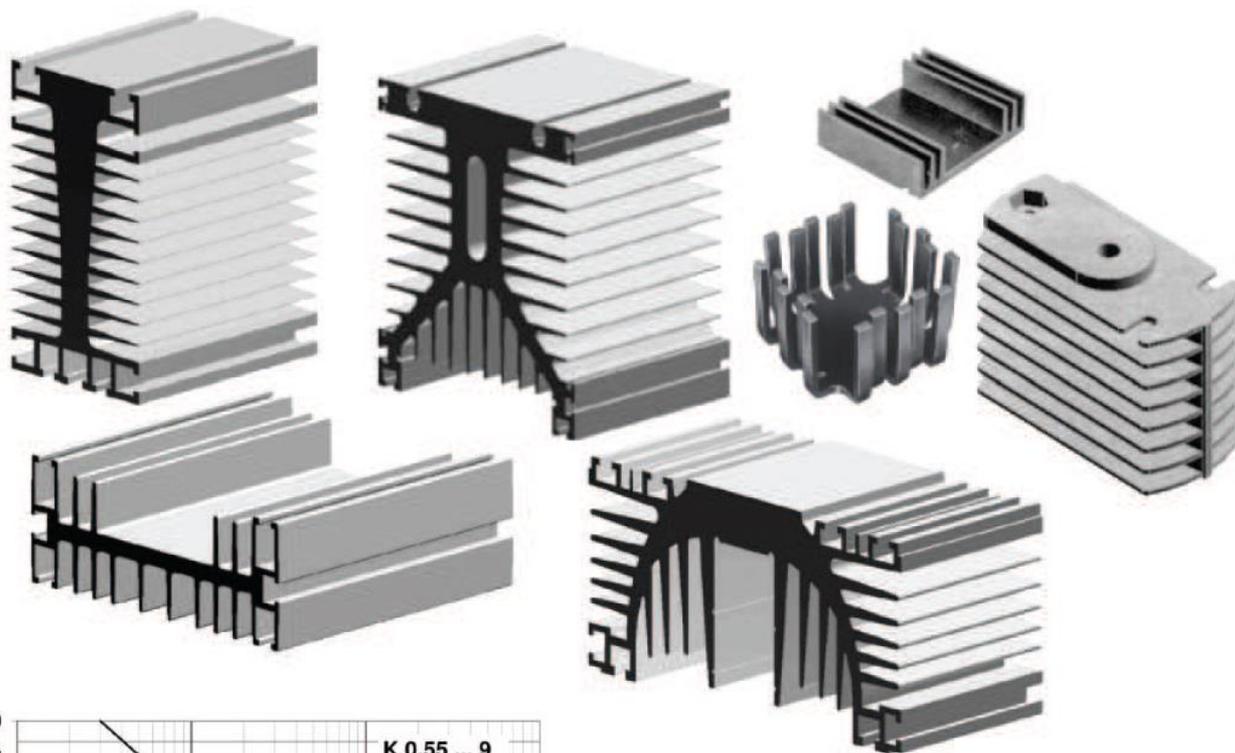
$$Z_{thJC}(t) = \sum_{i=1}^n R_i(1 - e^{-t/\tau_i})$$

Función analítica de impedancia térmica transitoria J-C

| i            | 1      | 2      | 3      | 4      |
|--------------|--------|--------|--------|--------|
| $R_i$ (K/kW) | 26.07  | 12.16  | 3.37   | 3.1    |
| $\tau_i$ (s) | 0.6439 | 0.0812 | 0.0161 | 0.0075 |



# Disipación del calor – Disipadores en aire



# Disipación del calor – Disipadores con agua



Phase arm for combination of Diodes, Thyristors & Fuses  
Nom. Thermal resistance =  $0.012^{\circ}\text{C/W}$  @ 6L/min.



Base for isolated Diode/Thyristor and IGBT packs.  
Nom. Thermal resistance =  $0.024^{\circ}\text{C/W}$  @ 4L/min.

# Cálculo térmico en un MOSFET

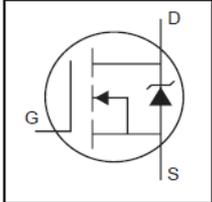
En la hoja de datos de un MOSFET típico encontramos estos datos importante para el cálculo térmico. En primer lugar vamos a evaluar las pérdidas estáticas del MOSFET, que son prácticamente las de conducción, y se calculan como  $P=I^2 \cdot R_{DS(on)}$ . La  $R_{DS(on)}$  es un dato, en este caso 17,5miliohms a 25°C. Observe que el valor de  $R_{DS(on)}$  aumenta con la temperatura, a 140°C duplica el valor (35mohms)

International Rectifier PD - 94053

## IRFZ44N

HEXFET® Power MOSFET

- Advanced Process Technology
- Ultra Low On-Resistance
- Dynamic dv/dt Rating
- 175°C Operating Temperature
- Fast Switching
- Fully Avalanche Rated



$V_{DSS} = 55V$

$R_{DS(on)} = 17.5m\Omega$

$I_D = 49A$

**Description**  
Advanced HEXFET® Power MOSFETs from International Rectifier utilize advanced processing techniques to achieve

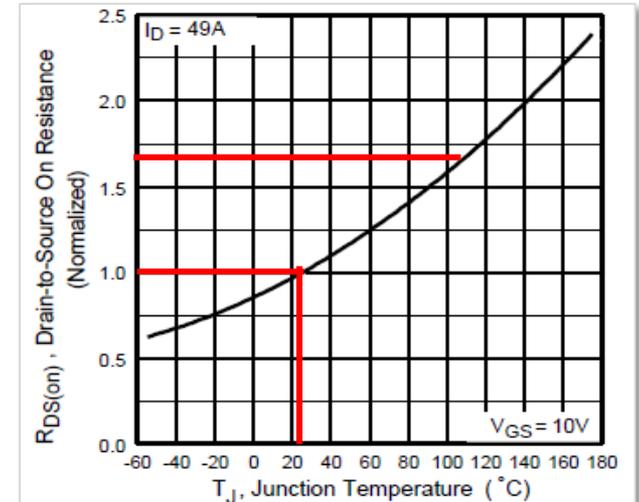


Fig 4. Normalized On-Resistance Vs. Temperature

## Thermal Resistance

|                 | Parameter                           | Typ. | Max. | Units |
|-----------------|-------------------------------------|------|------|-------|
| $R_{\theta JC}$ | Junction-to-Case                    | —    | 1.5  | °C/W  |
| $R_{\theta CS}$ | Case-to-Sink, Flat, Greased Surface | 0.50 | —    |       |
| $R_{\theta JA}$ | Junction-to-Ambient                 | —    | 62   |       |

Suponga que a este transistor de 49 A pretende utilizarlo en una aplicación que requiera 20A.

La pérdida de conducción a 25°C sería  $P=20^2 \cdot 0,0175 = 7$  watts.

La resistencia térmica juntura-ambiente (es decir el transistor sin disipador) es de 62°C/W.

La temperatura que alcanzará la juntura es:  $T_j = 25^\circ C + 7 W \cdot 62 \text{ }^\circ C/W = 459 \text{ }^\circ C$  !!!

Es decir, se destruye, ya que la máxima temperatura de trabajo es 175°C.

Colocando un pequeño disipador de cobre con una ventilación de 1m/s, la  $R_{da}=10^\circ C/W$

$R_{ja}=R_{jc}+R_{cd}+R_{da} = 1,5+0,5+10=12^\circ C/W \rightarrow T_j = 25^\circ C + 7W \cdot 12 \text{ }^\circ C/W = 109^\circ C$

Pero... ahora  $R_{dson}$  del transistor es mayor, de unos 30miliohm, y la  $P=20^2 \cdot 0,03 = 12$  watts...

# Método para cálculo térmico en MOSFET

Vemos que el cálculo sería un proceso iterativo, pues la  $R_{dson}$  depende fuertemente de la temperatura. Para simplificar la aproximación, conviene comenzar estimando la  $R_{dson}$  con la temperatura  $T_{jx}$  que consideramos admisible para el trabajo, por ejemplo  $T_{jx}=175-20=155^{\circ}\text{C}$ . También con la temperatura ambiente correspondiente a la situación más desfavorable, por ejemplo  $50^{\circ}\text{C}$ . Partiendo de estos valores se puede calcular la  $R_{da}$  que debería tener el disipador para la aplicación.

$$R_{da} = \frac{(T_{jx} - T_{amb})}{P} - (R_{jc} + R_{cd})$$

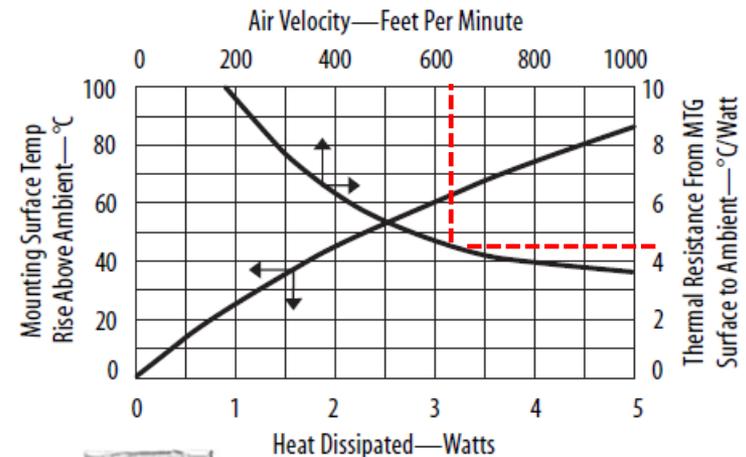
$$\text{Con } P = I^2 \cdot R_{dson} (@T_{jx})$$

Si  $R_{da}$  resulta de valor negativo o muy inferior a los valores de disipadores para el encapsulado del MOSFET seleccionado, debe cambiarse de MOSFET, con menor  $R_{dson}$ , o cuyo encapsulado permita disipadores del valor calculado.

Retomando el ejemplo anterior, suponemos trabajar con  $T_{jx}=140^{\circ}\text{C}$ . De la curva de  $R_{th}$  normalizada resulta  $R_{jc}=2 \times 0,0175 = 0,035$  ohms.  
 $P=20^2 \cdot 0,035 = 14\text{W}$

El disipador debería tener una  $R_{da}=(140-50)/14\text{W} - (1,5+0,5) = 4,42^{\circ}\text{C/W}$

Existen disipadores de este valor para el encapsulado TO-220, pero con convección forzada.



# Pérdidas dinámicas

## IRFZ44

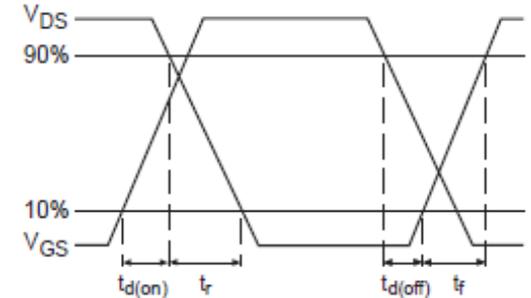
|              |                     |     |    |     |    |   |
|--------------|---------------------|-----|----|-----|----|---|
| $t_{d(on)}$  | Turn-On Delay Time  | --- | 12 | --- | ns | $V_{DD} = 28V$<br>$I_D = 25A$<br>$R_G = 12\Omega$<br>$V_{GS} = 10V$ , See Fig. 10 ④ |
| $t_r$        | Rise Time           | --- | 60 | --- |    |   |
| $t_{d(off)}$ | Turn-Off Delay Time | --- | 44 | --- |    |   |
| $t_f$        | Fall Time           | --- | 45 | --- |    |   |

## IRG4PC40U

|              |                     |      |     |      |    |  |
|--------------|---------------------|------|-----|------|----|--|
| $t_{d(on)}$  | Turn-On Delay Time  | ---- | 34  | ---- | ns | $T_J = 25^\circ C$<br>$I_C = 20A$ , $V_{CC} = 480V$<br>$V_{GE} = 15V$ , $R_G = 10\Omega$<br>Energy losses include "tail" |
| $t_r$        | Rise Time           | ---- | 19  | ---- |    |  |
| $t_{d(off)}$ | Turn-Off Delay Time | ---- | 110 | 175  |    |  |
| $t_f$        | Fall Time           | ---- | 120 | 180  |    |  |

|              |                     |      |     |      |    |   |
|--------------|---------------------|------|-----|------|----|---|
| $t_{d(on)}$  | Turn-On Delay Time  | ---- | 30  | ---- | ns | $T_J = 150^\circ C$ ,<br>$I_C = 20A$ , $V_{CC} = 480V$<br>$V_{GE} = 15V$ , $R_G = 10\Omega$<br>Energy losses include "tail" |
| $t_r$        | Rise Time           | ---- | 19  | ---- |    |   |
| $t_{d(off)}$ | Turn-Off Delay Time | ---- | 220 | ---- |    |   |
| $t_f$        | Fall Time           | ---- | 160 | ---- |    |   |



Una aproximación conservadora consiste en suponer que en  $t_r$  y  $t_f$  se tiene un pulso cuadrado de disipación de valor  $P_d = V_{dd} \cdot I_d / 4$  durante todo el intervalo (en vez de una parábola invertida de máximo  $V_{dd} \cdot I_d / 4$ ). Para un IRFZ44 a 40Volts y 20A, será  $P(t_r) = 40 \times 20 / 4 = 200W$  durante  $t_r$  y  $t_f$ . Multiplicando por  $t_r$  y  $t_f$  se calculan los pulsos de energía, y dividiendo por el período se determina la potencia media disipada por conmutación.

Por ejemplo, a una frecuencia de 100kHz,  $T = 10\mu s$ ,  $P(\text{conmut}) = 200W \cdot (60ns + 45ns) / 10\mu s = 2,1W$

Para el IGBT a igual frecuencia, a  $25^\circ C$ ,  $P(\text{conmut}) = 200W \cdot (19ns + 120ns) / 10\mu s = 2,78W$

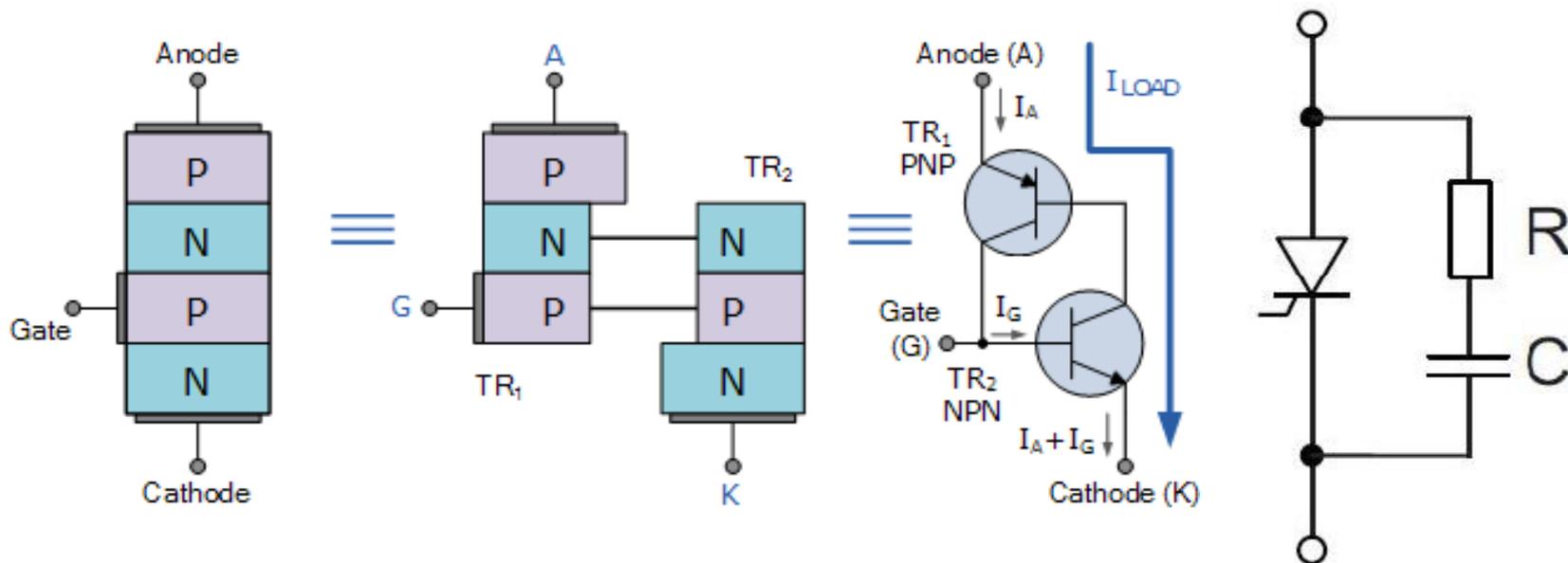
Y a  $150^\circ C$   $P(\text{conmut}) = 200W \cdot (19ns + 160ns) / 10\mu s = 3,5W$

Estas pérdidas se sumarían a las pérdidas estáticas. Por supuesto que con un duty cycle menor al 100% las pérdidas estáticas disminuyen, pero debe contemplarse un caso desfavorable de duty cycle cercano al 100%, en el que se tienen simultáneamente ambas pérdidas a prácticamente el 100%. El cálculo térmico sigue como se vio anteriormente.

## 7) Circuitos de excitación/bloqueo, protección e inmunización

---

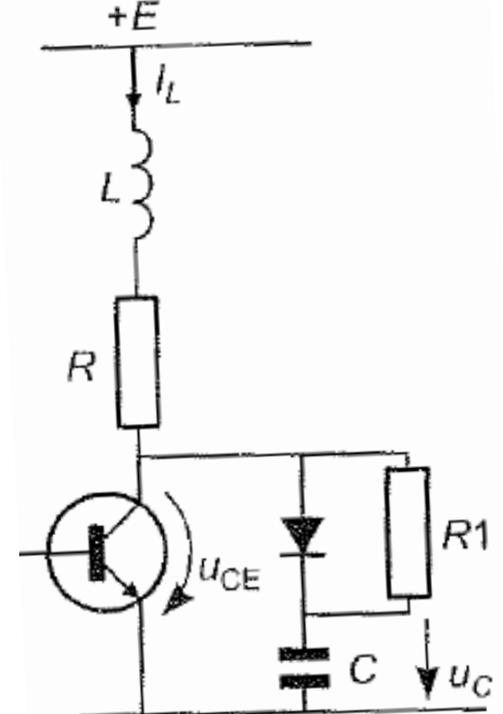
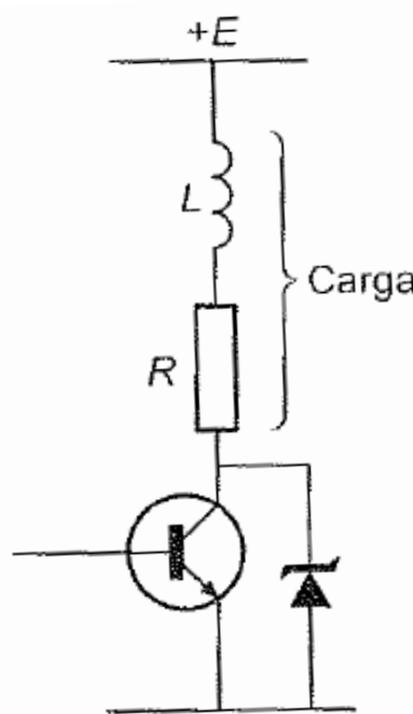
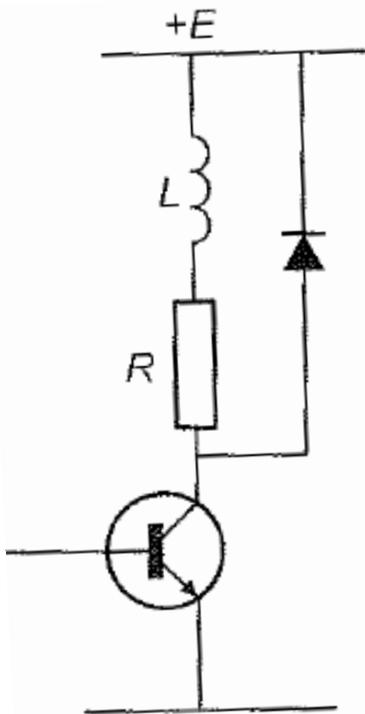
# Inmunización básica de un tiristor contra $dV/dT$



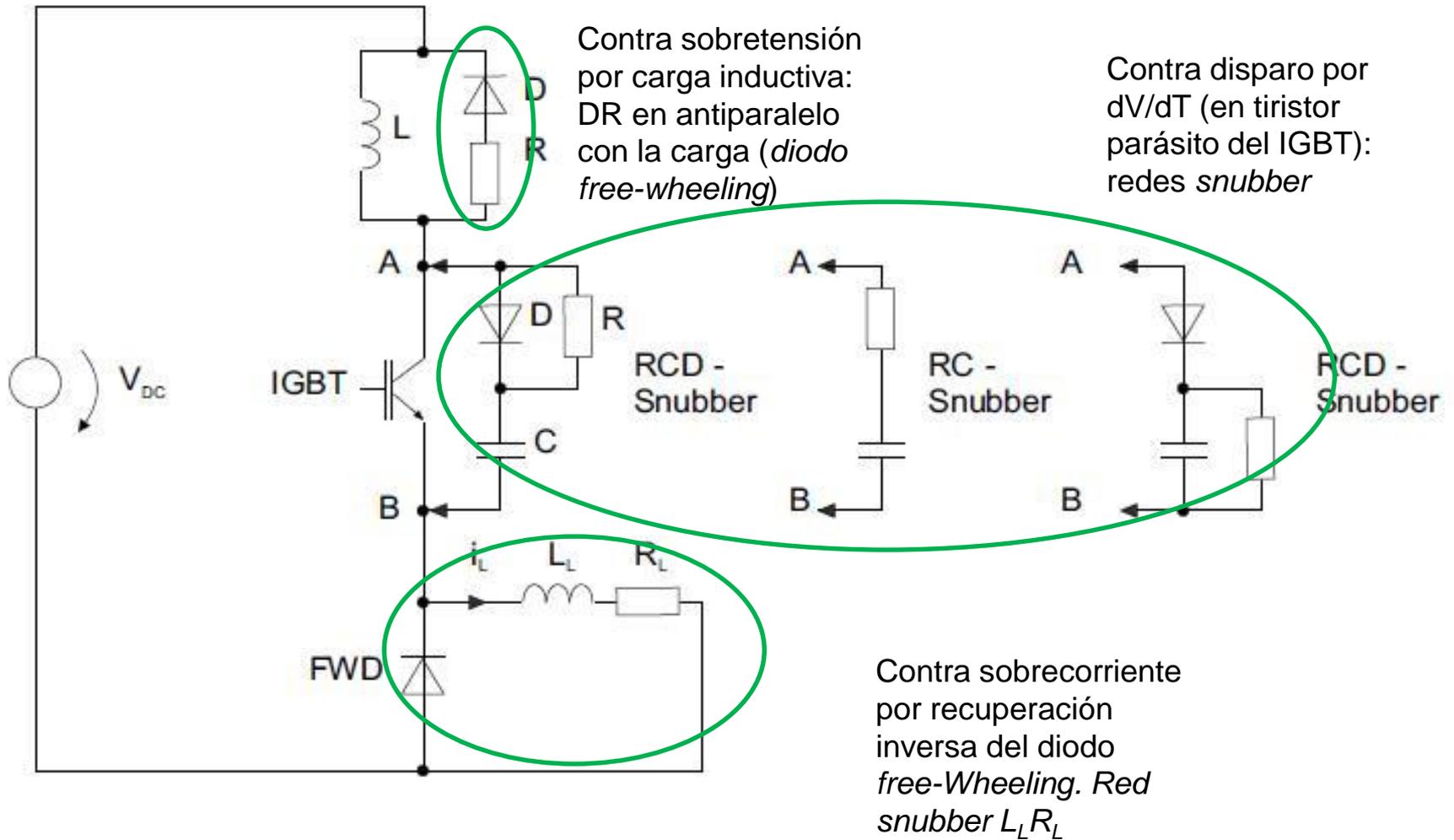
- Cuando el tiristor está bloqueado, casi toda la tensión es soportada en la juntura NP central. La zona de deplexión en esta juntura actúa como una capacitancia  $C_{np}$ . Si la tensión ánodo-cátodo crece rápidamente, aunque sea un valor bajo de tensión (es decir, si  $dV/dT$  es grande), circulará una corriente  $i = C_{np} \cdot dV/dT$  que se inyecta directamente en la base del transistor NPN, provocando el disparo accidental del tiristor.
- Para evitar este efecto, se coloca en paralelo con el tiristor un capacitor  $C$  que actuará como un bypass para estas corrientes por  $dV/dT$ . El resistor  $R$  debe colocarse para proteger a  $C$  de corrientes excesivas. A este circuito se lo denomina *Snubber network* (red suavizadora)

# Protección básica contra sobretensión en conmutación (ej. carga inductiva)

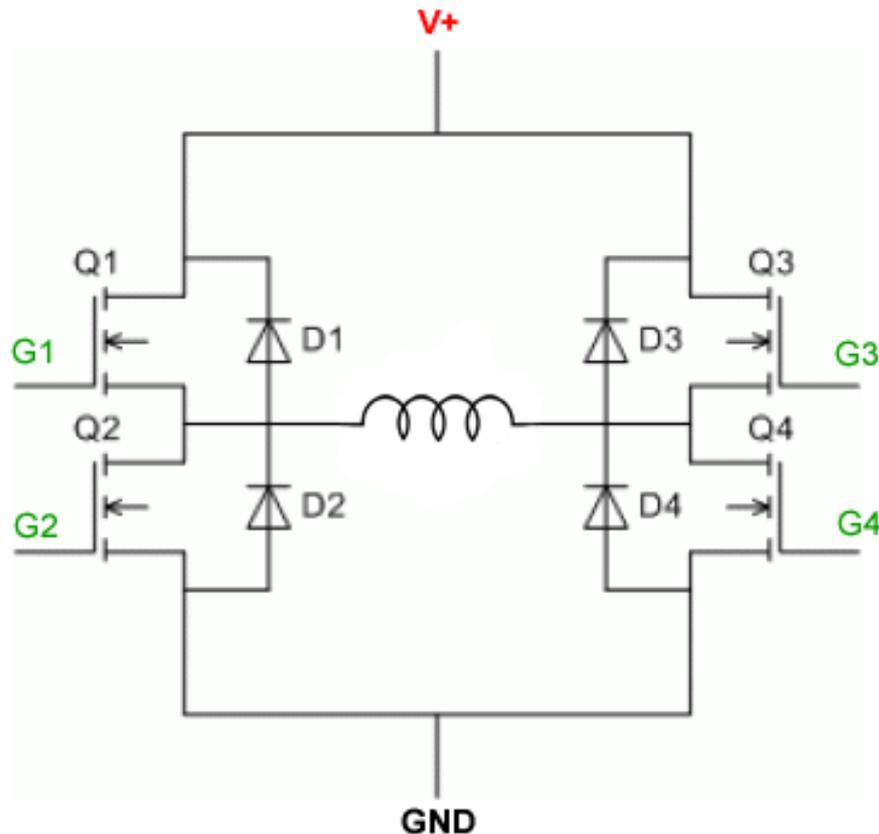
- Diodo en paralelo con la carga. Según la frecuencia de conmutación y tensión inversa a soportar se utilizará PN común (50Hz), PN *fast recovery*, Schottky (kHz, MHz).
- Diodo Zener en paralelo con el dispositivo (sólo para baja energía)
- RCD *snubber*. En bloqueo conduce D y carga C. En conducción se descarga C por R1



# Ejemplo de protecciones de un IGBT

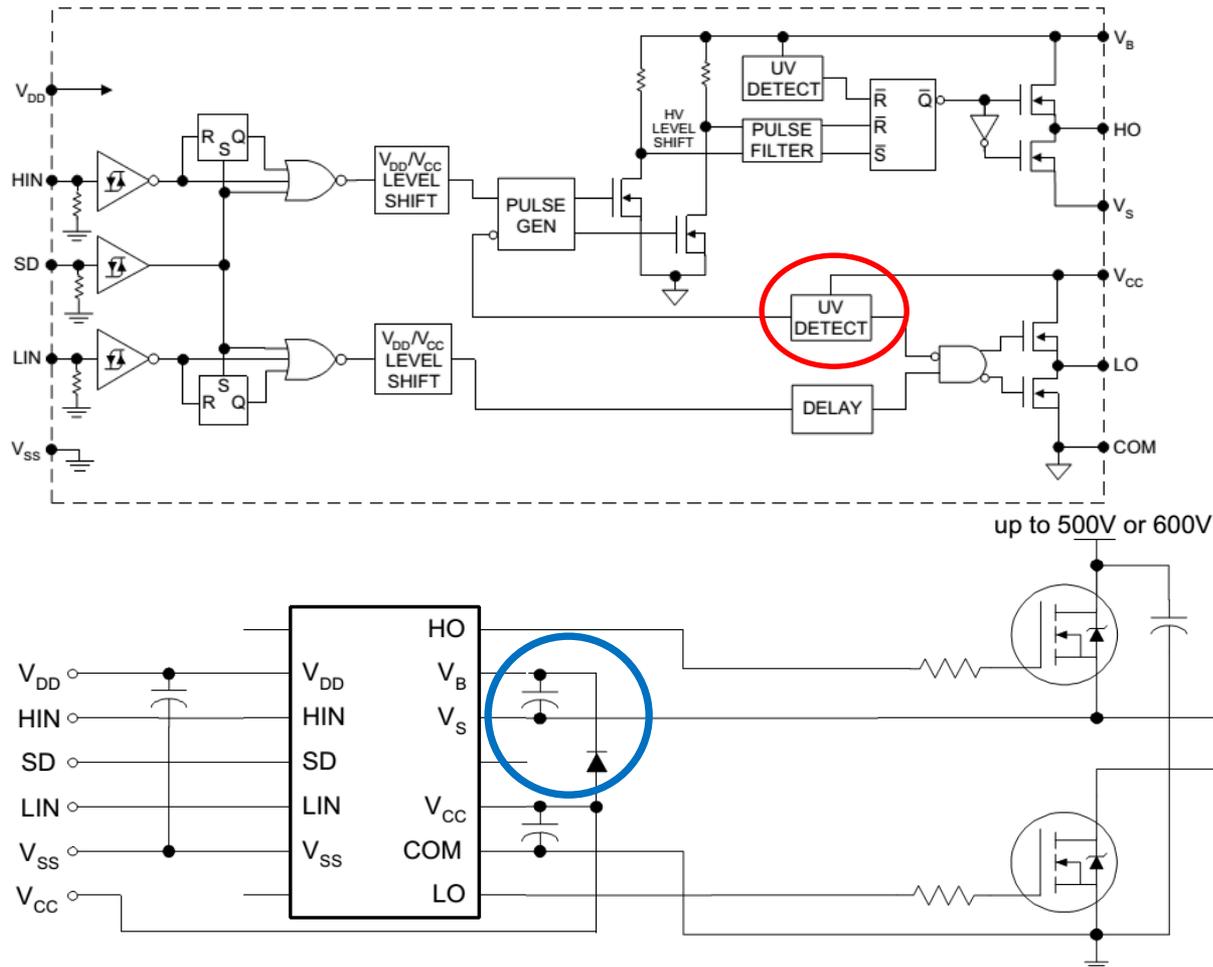


# Protección de transistores de un puente con carga L



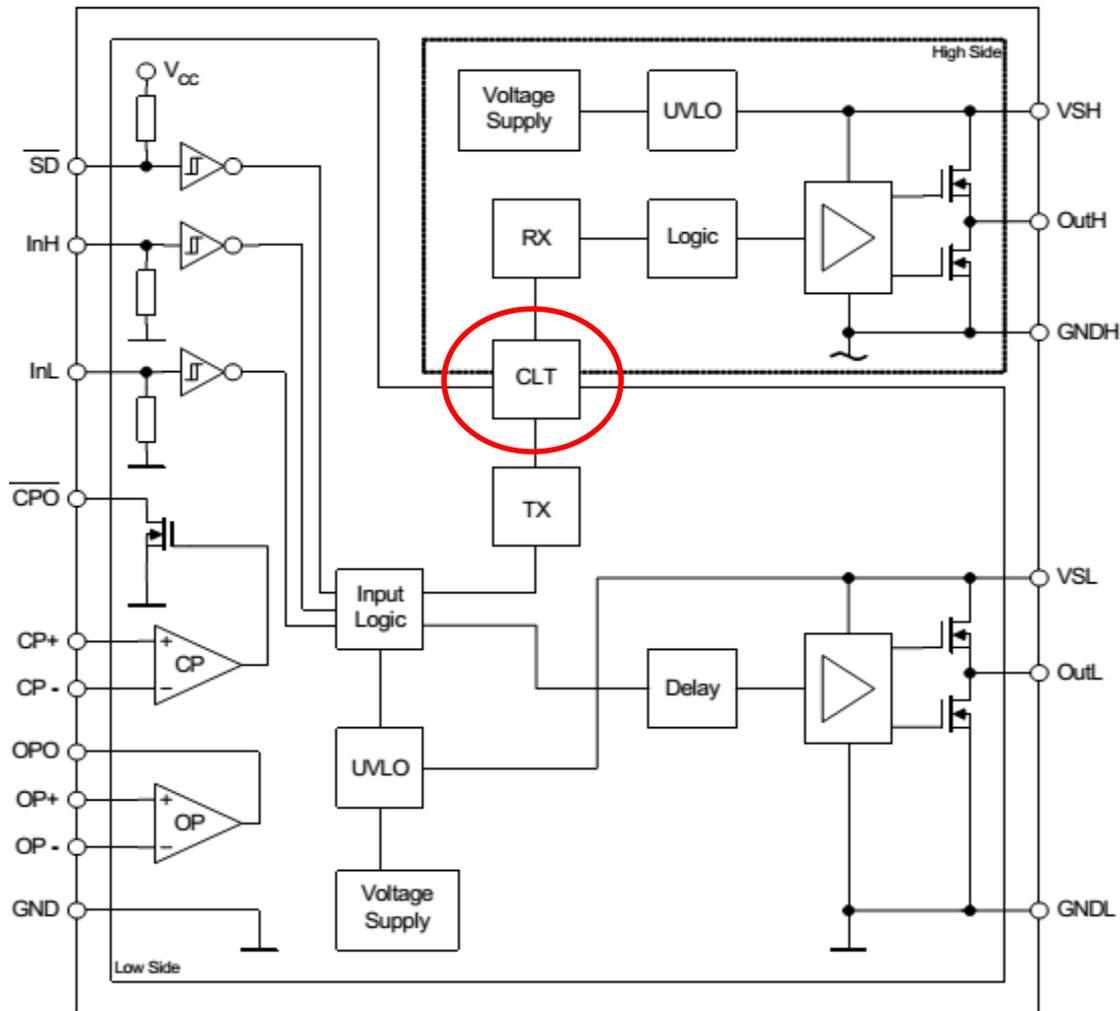
Suponga que en el circuito,  $Q1$  y  $Q4$  están en conducción y  $Q2$  y  $Q3$  bloqueados. Se ha establecido una corriente en  $L$  de izquierda a derecha. Al bloquear  $Q1$  y  $Q4$ , los diodos  $D2$  y  $D3$  permiten que la corriente en  $L$  no caiga bruscamente, lo que provocaría una sobretensión en  $Q1$  y  $Q4$ .

# Excitación de puentes MOSFETs e IGBTs: Integrado IR2110 (International Rectifier)



Este integrado está previsto para trabajar con una **bomba de carga** (*charge pump*), que permite obtener el voltaje necesario para excitar el transistor del *High Side*, y *circuitos detector-bloqueador por bajo voltaje* (*Undervoltage lockout, UVLO*) para evitar que los MOSFET entren en zona “lineal” por tensión de excitación insuficiente.

## Driver de MOSFETs e IGBTs 2ED020112-FI (Infineon)



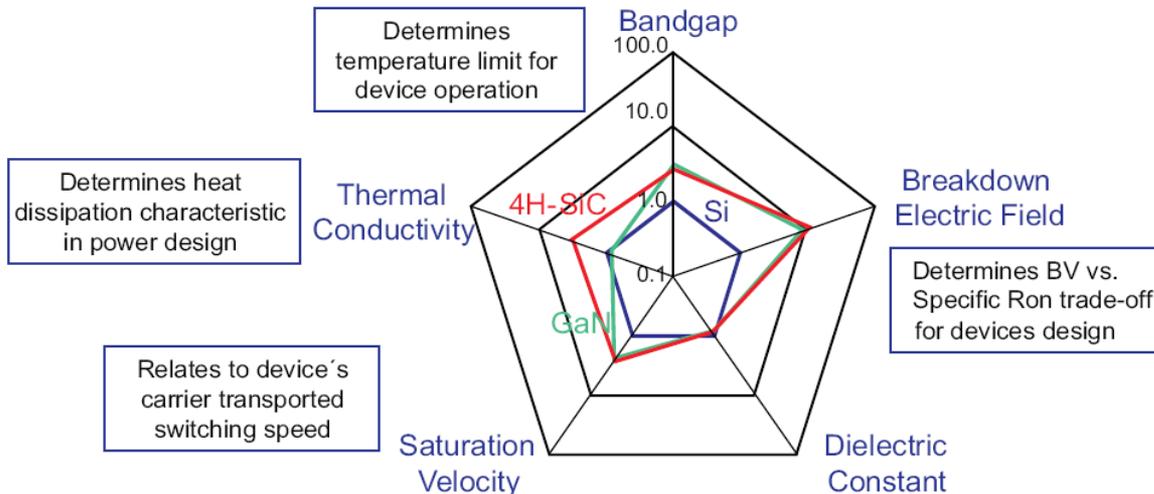
Este circuito dispone de un transformador integrado (*coreless transformer*), que provee 1200 V de aislación galvánica y permite la excitación del transistor del *High Side*.

# Tendencias en la Electrónica de Potencia

---

# Nuevos materiales semiconductores

| Parameters                |                  |                         | Si                   | 4H-SiC              | GaN                  |
|---------------------------|------------------|-------------------------|----------------------|---------------------|----------------------|
| Bandgap energy            | $E_g$            | eV                      | 1.12                 | 3.26                | 3.39                 |
| Intrinsic density         | $n_i$            | $\text{cm}^{-3}$        | $1.4 \cdot 10^{-10}$ | $8.2 \cdot 10^{-9}$ | $1.9 \cdot 10^{-10}$ |
| Breakdown field intensity | $E_c$            | MV/cm                   | 0.23                 | 2.2                 | 3.3                  |
| Electron mobility         | $\mu_n$          | $\text{cm}^2/\text{Vs}$ | 1,400                | 950                 | 1,500                |
| Drift velocity            | $v_{\text{sat}}$ | cm/s                    | $10^7$               | $2.7 \cdot 10^7$    | $2.5 \cdot 10^7$     |
| Dielectric constant       | $\epsilon_r$     | -                       | 11.8                 | 9.7                 | 9.0                  |
| Heat conductivity         | $\lambda$        | W/cmK                   | 1.5                  | 3.8                 | 1.3                  |



## SiC

- ✓ La resistencia ON se baja en un factor de 1/300
- ✓ Permite temperaturas de funcionamiento de hasta 500°C
- ❖ La tensión umbral de juntura es incrementada a 2,5
- ❖ Las capacitancias de juntura son mucho mayores.
- ❖ No se pueden aplicar tecnologías de difusión de impurezas.

