

Arquitectura de Computadoras 1
Primer examen parcial - año 2024 - Tema A

Indicaciones (Leer atentamente):

- Escribir nombre y apellido en cada hoja.
- Cada ejercicio vale $100/16=6,25\%$.
- Se aplica la escala de notas definida en la Ordenanza 108/10 emitida por el Consejo Superior de la Universidad Nacional de Cuyo, la cual se adjunta a continuación.

Resultado	Escala Numérica	Escala Porcentual
	Nota	%
NO APROBADO	0	0%
	1	1 a 12%
	2	13 a 24%
	3	25 a 35%
	4	36 a 47%
APROBADO	5	48 a 59%
	6	60 a 64%
	7	65 a 74%
	8	75 a 84%
	9	85 a 94%
	10	95 a 100%

Pregunta 1

Indique a que circuito corresponde la siguiente tabla de verdad. E2, E1 y E0 son las entradas, mientras que S7, S6, S5, S4, S3, S2, S1 y S0 son las salidas:

E2	E1	E0	S7	S6	S5	S4	S3	S2	S1	S0
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

- a. Decodificador binario de 2 a 4
- b. Decodificador binario de 3 a 8
- c. Decodificador binario de 4 a 8
- d. Codificador binario de 4 a 2
- e. Codificador binario de 8 a 3
- f. Sumador completo de dos bits
- g. Multiplexor de 4 entradas
- h. Ninguna respuesta es correcta.

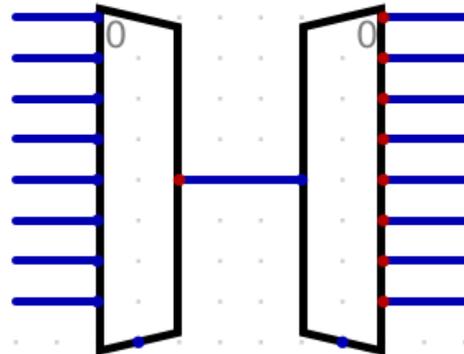
Pregunta 2

El código BCD del número 23 será:

- a. 00001011
- b. 00010111
- c. 00110010
- d. 10001100
- e. 00100011
- f. Ninguna respuesta es correcta.

Pregunta 3

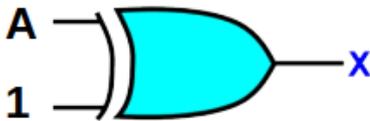
La figura muestra un multiplexor y un demultiplexor. Para conectar la entrada 3 del multiplexor con la salida 4 del demultiplexor, Las líneas de selección deben valer:



- a. Multiplexor: 00001000, Demultiplexor: 00010000.
- b. Multiplexor: 00010000, Demultiplexor: 00001000.
- c. Multiplexor: 10000000, Demultiplexor: 00000000.
- d. Multiplexor: 011, Demultiplexor: 100
- e. Multiplexor: 100, Demultiplexor: 011
- f. Multiplexor: 111, Demultiplexor: 000
- g. Multiplexor: 111, Demultiplexor: 111
- h. Ninguna respuesta es correcta.

Pregunta 4

La salida de la siguiente compuerta será:



- a. Igual al valor de A
- b. Igual al inverso de A
- c. 0
- d. 1
- e. Ninguna respuesta es correcta.

Pregunta 5

A que operación booleana corresponde la siguiente tabla de verdad.

A	B	Salida
0	0	0
0	1	0
1	0	1
1	1	0

- a. XNOR (Exnor)
- b. NOR
- c. XOR (Exor)
- d. NAND
- e. AND
- f. OR
- g. NOT (negador)
- h. Ninguna respuesta es correcta.

Pregunta 6

Suponiendo que un número en punto flotante se representa como sigue:

Signo Exponente (1 bit), Exponente (4 bits), Mantisa (6 bits), Signo Mantisa (1 bit). Siendo el exponente en base 10. El código para cada campo es binario.

Entonces el número en punto flotante 001000011001 expresado en sistema decimal es:

- a. 12
- b. -12
- c. 84
- d. -84
- e. 1200
- f. -1200
- g. -33
- h. Ninguna respuesta es correcta

Pregunta 7

El contador de programa posee la siguiente información:

- a. Resultado de la instrucción.
- b. Dirección de la siguiente instrucción a ejecutar.
- c. Cantidad de instrucciones.
- d. Código de la instrucción a ejecutar
- e. Ninguna respuesta es correcta.

Pregunta 8

La siguiente tabla corresponde a un sumador completo. Indique la fila con información errónea.

	A	B	Ci	S	Co
<input type="checkbox"/> a.	0	0	0	0	0
<input type="checkbox"/> b.	0	0	1	1	0
<input type="checkbox"/> c.	0	1	0	1	0
<input type="checkbox"/> d.	0	1	1	0	1
<input type="checkbox"/> e.	1	0	0	1	1
<input type="checkbox"/> f.	1	0	1	0	1
<input type="checkbox"/> g.	1	1	0	0	1
<input type="checkbox"/> h.	1	1	1	1	1

- i. Todas las filas son correctas.

Pregunta 9

Indique el contenido de los registros A y B luego de ejecutar el siguiente programa. Suponga que todas las posiciones de memoria desde la 0x40 tienen 0x00.

```
MOV A,0x45
```

```
MOV B,0x44
```

```
ADD A,[B]
```

- a. A contiene 0x01 y B contiene 0x44.
- b. A contiene 0x01 y B contiene 0x00.
- c. A contiene 0x89 y B contiene 0x44.
- d. A contiene 0x89 y B contiene 0x00.
- e. A contiene 0x45 y B contiene 0x44.
- f. A contiene 0x45 y B contiene 0x00.
- g. A contiene 0x00 y B contiene 0x00.
- h. Ninguna respuesta es correcta.

Ejercicio 10

Para el segundo operando, la siguiente instrucción está utilizando:

MOV B,[A]

- a. Direccionamiento directo a registro.
- b. Direccionamiento directo.
- c. Direccionamiento indirecto a registro.
- d. Direccionamiento a pila.
- e. Direccionamiento inmediato.
- f. No utiliza direccionamiento.
- g. Ninguna respuesta es correcta.

Ejercicio 11

Indique el resultado de ejecutar el siguiente programa:

MOV A,0x30

aquí:

MOV [A],1

ADD A,1

CMP A,0x40

JZ aquí1

JMP aquí

aquí1:

HLT

- a. Suma 0x00 a 0x30.
 - b. Escribe 1 en las posiciones de memoria 0x30 a 0x3F.
 - c. Suma el contenido de las posiciones de memoria desde 0x00 a 0x3F.
 - d. Suma 15 veces 1.
 - e. Suma el contenido de las posiciones de memoria desde 0x30 a 0x3F.
 - f. Suma el contenido de A más B.
 - g. Escribe 1 en las posiciones de memoria 0x00 a 0x3F.
 - h. Ninguna respuesta es correcta.
-

Ejercicio 12

El siguiente bucle debe ejecutarse hasta que el registro A valga 0. Indique que instrucción debe agregarse en lugar de los asteriscos.

lazo:

DEC A

JMP lazo

salir:

HLT

- a. JZ salir
 - b. JMP salir
 - c. JNZ salir
 - d. JZ lazo
 - e. JC lazo
 - f. JMP lazo
 - g. JC salir
 - h. Ninguna respuesta es correcta.
-

Ejercicio 13

La ventaja de un sumador paralelo de n bits con respecto a un sumador serial de n bits es que:

- a. Puede sumar más bits.
 - b. Es más rápido.
 - c. Requiere solo un sumador completo.
 - d. Requiere solo raíz(n) sumadores completos.
 - e. Requiere n/2 sumadores completos.
 - f. Hay solo un acarreo.
 - g. Ninguna respuesta es correcta.
-

Ejercicio 14

La diferencia entre una instrucción de ensamblador CALL (llamada a subrutina) y una instrucción JMP (salto incondicional) es:

- a. JMP realiza un salto, CALL no.
- b. CALL realiza un salto, JMP no.
- c. CALL recupera la dirección de retorno de la pila, JMP no.
- d. JMP recupera la dirección de retorno de la pila, CALL no.
- e. CALL almacena la dirección de retorno en la pila, JMP no.
- f. JMP almacena la dirección de retorno en la pila, CALL no.
- g. No hay diferencia.
- h. Ninguna respuesta es correcta.

Ejercicio 15

Para la micro-arquitectura mostrada abajo, indique la secuencia de compuertas que se activarán para ejecutar el ciclo de ejecución para recibir un dato por teclado y almacenarlo en el registro acumulador.

- a. Paso 1: Compuertas 1, 8 y 10.
- b. Paso 1: Compuertas 1 y 10. Paso 2: Compuerta 8.
- c. Paso 1: Compuerta 1. Paso 2: Compuerta 5.
- d. Paso 1: Compuertas 1 y 5.
- e. Paso 1: Compuerta 1. Paso 2: Compuerta 4.
- f. Paso 1: Compuertas 1 y 4.
- g. Paso 1: Compuertas 2 y 5.
- h. Ninguna respuesta es correcta.

Ejercicio 16

Para la micro-arquitectura mostrada abajo, indique la secuencia de compuertas que se activarán para ejecutar el ciclo de búsqueda de una instrucción, suponiendo que la instrucción anterior no contiene un salto.

- a. Paso 1: Compuertas 12. Paso 2: Compuerta 7. Paso 3: Compuerta 9.
- b. Paso 1: Compuertas 8. Paso 2: Compuerta 7. Paso 3: Compuerta 9.
- c. Paso 1: Compuertas 12, 7 y 9.
- d. Paso 1: Compuerta 12. Paso 2: Compuertas 7 y 9.
- e. Paso 1: Compuertas 8, 7 y 9.
- f. Paso 1: Compuerta 8. Paso 2: Compuertas 7 y 9.
- g. Ninguna respuesta es correcta.

